

小宮 浩  
Hiroshi Comiya

4種類のプリスケアラ値とチャージ・ポンプ出力電流を設定できる  
高機能 PLL IC ADF4110 ファミリー

移動体通信に対する需要が大きく拡大していくとともない、RF周波数シンセサイザを構成するPLL ICも進化し続けています。今では、ハンディホン用の2系統のPLLを1チップとして小型化したもの、そして整数分周方式から分数分周方式として高速化したもの、さらにはVCOを内蔵したものまで、移動体通信用として開発された多くの高性能なPLL ICが存在し、安価に手に入れることができます。

この安価で高性能なPLL ICを移動体通信の限られた用途だけではなく、さまざまな仕様のRF周波数シンセサイザに応用してみたいと思います。そのためには、PLL ICに搭載されている回路の特長や欠点をよく把握しなければなりません。

今回は数あるPLL ICのなかから、アナログ・デバイス社のADF4110ファミリーを取り上げます。このPLL ICは汎用性が高く、またPLLを設計するうえで便利な機能が備えられています。

ここでは、ADF4110ファミリーを用いていくつかの異なる周波数ステップのPLL周波数シンセサイザを設計していく過程を通して、その特徴や便利な機能を紹介します。PLLの基本的な事柄は細かく記せませんので、専門書や連載中の「PLL周波数シンセサイザの設計法徹底解説」を参照ください。

また、このICは3線式のシリアル・データで制御しますが、この記事ではデータの入力方法や駆動治具回路、そしてソフトウェアについては割愛します。

実験ボードの構成

ADF4110ファミリーPLL ICの性能を試験するために、今回は図1に示す構成で、写真1に示す外観のPLL実

験ボードを準備しました。

ここで、PLLのさまざまな実験ができるように、ループ・フィルタはパッシブとアクティブのLPFを切り替えられるようにしました。そして、入力基準信号  $f_{ref}$  は 10 MHz の VCXO とし、VCO には 620 ~ 950 MHz ほどの発振が可能なマイクロストリップ・ラインを共振器としたものを使用しました。

● ADF4110 ファミリーに搭載されている回路

ADF4110ファミリーは動作できるRF入力周波数によって、次のようにランク分けされていますが、回路構成はみな同じとなっています。

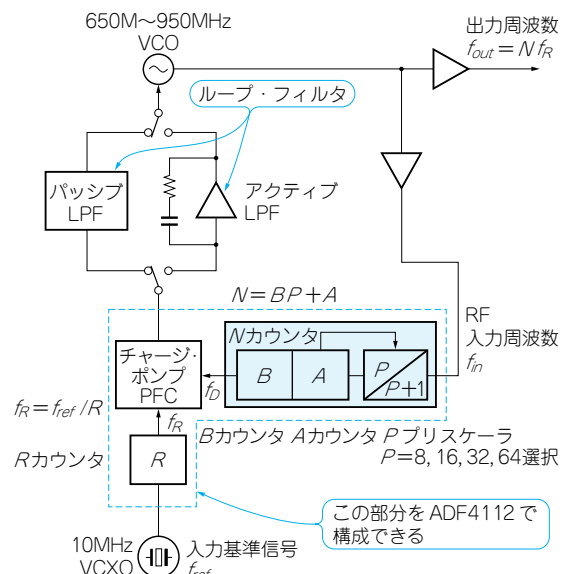


図1 パルス・スワロ方式PLL実験ボードのブロック図

Keywords

デュアル・モジュラス・プリスケアラ、パルス・スワロ・カウンタ、デッド・バンド、ループ・フィルタ、ADF4110、ADF4111、ADF4112、ADF4113

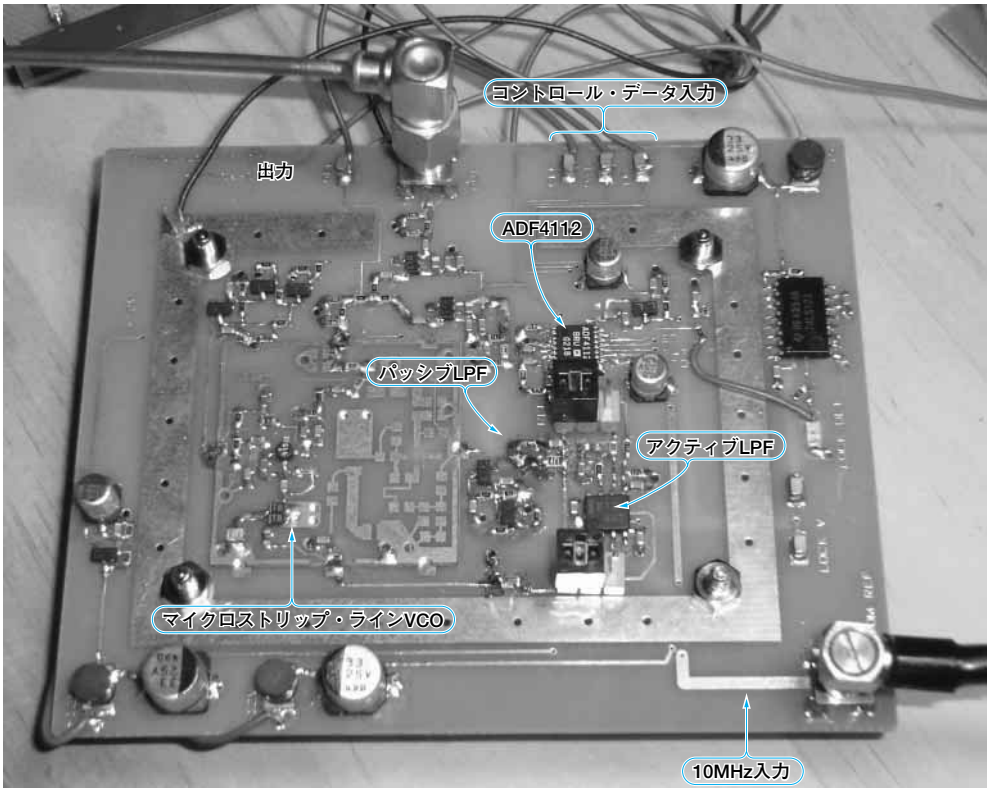


写真1 ADF4112を使用したPLL実験ボードの外観

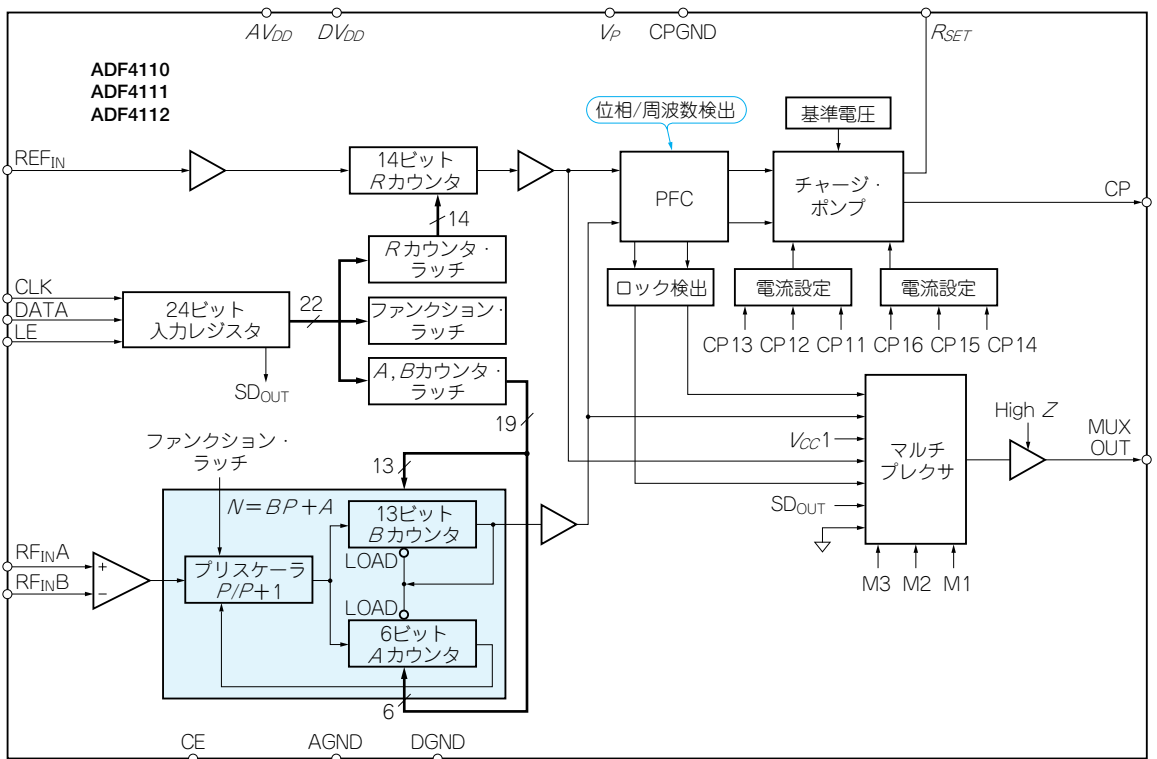


図2 ADF4110ファミリの機能ブロック図