# CMOS アナログ IC 設計に チャレンジ

第11回 回路図とレイアウト図を照合する

森本 浩之 Hiroyuki Morimoto

作画したレイアウト図の検証作業には次の二つあり、 今回はLVSについて説明します. DRCについては次 回説明します.

- (1) LVS(Layout VS. Schematic): 回路図面とレイアウト図面の照合
- (2) DRC(Design Rule Check):レイアウト形状の 不正検証

LVSは、プリント基板設計ではあまりなじみがないと思います。多くのプリント基板CADは、デバイス間に表示されるフライ・ライン(線で表示されるデバイス間を結ぶガイド情報)をつなぐ作業が事実上LVSを兼ねています。

未結線のフライ・ラインを表示するICレイアウト・ツールを使う場合でも、LVS検証は別途行って最終確認をしなければなりません。これは、配線とデバイス両方の働きを持つレイヤがあり、配線を作っていたつもりが知らぬうちにデバイスも形成してしまうことがあるからです。

DRCは、プリント基板設計のDRCと大きな違いはありません。



## レイアウトを検証するため に準備すべきデータ類

作成したレイアウト図を検証する際,次に示す三つ のデータを利用します.

- (1) CDL ネット・リスト
- (2) GDS レイアウト・データ
- (3) 検証ルール・ファイル

下記(3)の検証ルール・ファイルは、今回不要です。 検証ルール・ファイルとは、デバイス抽出のためのレ イヤと図形の規則に関する定義やプロセス上の制約を 定めたものです. 本連載においては検証ソフトウェア内に検証ルールが埋め込まれているため不要です.

### □ 回路の接続情報 CDL ネット・リスト

まず回路の接続情報(CDLネット・リスト)が必要です。NS-Drawの回路図面からCDLネット・リストを生成します。

CDL(Component Description Language)ファイルに、テキストで回路の接続情報が記述されています.

#### ● 記述のルール

CDLネット・リストの文法の一部を説明します. CDLネット・リストの例をリスト11-1に示します. 文法の基本は、シミュレーションに使用する SPICE ネット・リストと同じですが、シミュレーションだけに必要な記述を省き、逆にレイアウト検証に必要な記述を追加した仕様です。本連載では後述の方法で、NS-Draw 回路図面から生成します。

#### ▶セル(同路ブロック) 定義

CDLネット・リストは、.SUBCKTで書き始めます. .SUBCKT〈セル名〉、ピン名1〉、ピン名2〉、ピン名3〉

#### ▶MOSトランジスタ定義

頭文字のMは、MOSデバイス型を表します.

インスタンス名とは、すべてのデバイスとセルに付

## リスト11-1 回路図エディタ NS-Draw から出力した回路の接続情報 CDL ネット・リスト (AND.cdl)

.SUBCKT AND OUT VDD VSS INA INB
M2 net\_1 INB VDD VDD P W=18u L=2u
M3 net\_1 INB net\_2 VSS N W=12u L=2u
M4 net\_2 INA VSS VSS N W=12u L=2u
M5 net\_1 INA VDD VDD P W=18u L=2u
M1 OUT net\_1 VDD VDD P W=18u L=2u
M0 OUT net\_1 VSS VSS N W=6u L=2u
.ENDS
.END