



第4章 6 Hz～数MHz, 50 m～10 V_{P-P}の周波数を測定できる

ダイナミック周波数モニタの設計と製作

保威 司
Tsukasa Yasui

電子回路の実験や解析を行う際、しばしば信号の周波数の時間的な変化を知りたいことがあります。例えば、発振器の周波数の安定性を測定する場合や、ロータリ・エンコーダの出力からモータの回転数の変動を測定しようとする場合です。

本章では、2006年4月号の付録CPLD基板を応用し、このような周波数の時間的な変化を捉えるための測定回路を製作します(写真1)。ここでは、この装置を「ダイナミック周波数モニタ」と名付けます。

この装置を使ってPLLシンセサイザのロックアップ特性を測定しました(p.198, 写真3)

ダイナミック周波数モニタの概要

本機は、測定しようとする信号を取り込み、一定時間ごとにその周波数を測定し、**横軸を時刻**、**縦軸を周波数**としたグラフにして表示するものです。このグラ

フにより、周波数が時間的にどのように変化しているかを一目で把握することができます。

● パソコンとはUSBで接続する

グラフの表示や本機の操作はWindowsパソコン上の専用のアプリケーション・ソフトウェアで行い、パソコンと本機の間はUSBで接続します。MAX II CPLDの低消費電力という特徴を生かし、USBバス・パワーで動作可能です。そのため、外部電源を用意する必要がなく、ノート・パソコンとともに開発現場や実験室などに持ち込み、手軽に使用することができます。

● FSK変調信号の復調例

本機を使用して、FSK変調信号の復調を行う例を示します。FSK変調とはデジタル無線通信分野の用語で、伝送したいデジタル・データの‘0’と‘1’

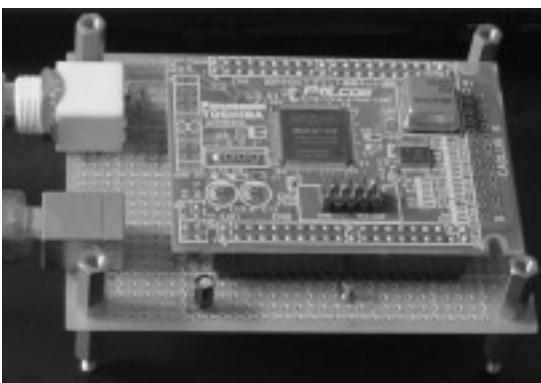


写真1 製作したダイナミック周波数モニタの外観

外部回路は4月号付録CPLD基板の下に実装されている。電源はUSBポートから供給

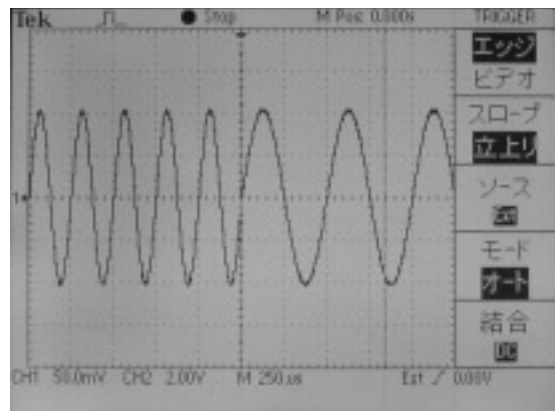


写真2 FSK変調信号の波形の一部(250 μs/div., 50 mV/div.)

Keywords

周波数測定, 微小アナログ信号, ロジック信号, インターバル・タイマ, ステート・マシン, Verilog, Delphi, ロックアップ特性, LMV7219, FT245BM

のそれぞれに対応する2種類の周波数を切り替えて伝送する変調方式です。

ここでは、'0' のデジタル・データに対応する周波数を2 kHz、'1' に対応する周波数を4 kHzとしたうえで、20 Hzの周期で'0'と'1'が交互に現れるデジタル・データをFSK変調した信号を例とします。写真2は、このFSK変調信号の一部をオシロスコープで観測したものです。ちょうど画面の中央で周波数が4 kHzから2 kHzに切り替わっていることがわかります。元のデジタル・データでは'1'から'0'へと変化している部分です。

同じ信号を、本機で観測したものが図1です。ここでは1 msごとに周波数の測定を行い、1000回ぶんの測定の結果をグラフ化しています。

本機は周波数の時間的変化を捉えるので、FSK変調信号を入力することにより図のようなグラフが得られ、元のデジタル・データが'0'と'1'の繰り返し信号であることがわかります。さらに、マーカ機能を用いることにより、そのデジタル・データの周期

が50 ms、つまり20 Hzであることもわかります。

このように、本機を用いることによりFSK変調信号を復調し、元のデジタル・データを視覚的に把握することができます。これと同様に、FM変調信号の復調も行うことができます。

ダイナミック周波数モニタの回路

本機は誰でも気軽に製作でき、しかも実用的に使えるものであることを目標に設計しました。そのため、部品はなるべく手に入りやすいものを選定し、回路はシンプルにまとめました。

● 回路構成

本機の構成を図2に示します。4月号の付録CPLD基板には100 MHzの水晶発振器を実装し、CPLD内部はこのクロックに同期して動作します。このクロックは測定用の基準信号としても使われるため、周波数測定時の最小分解能は100 MHzの逆数の10 nsとなり

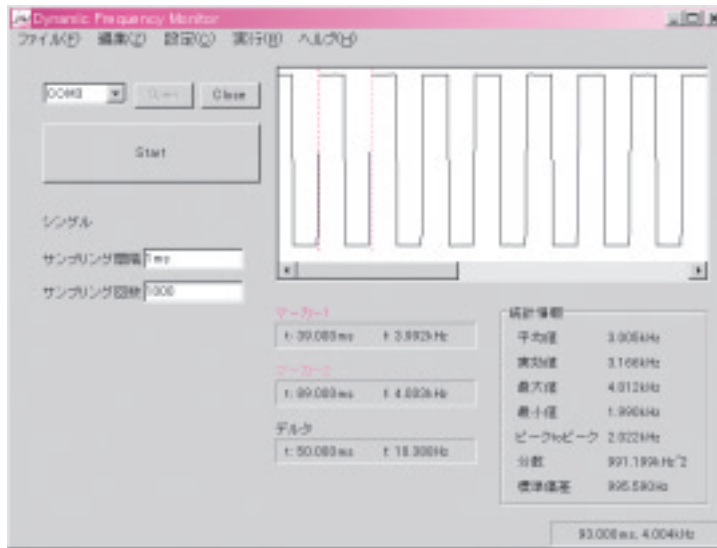


図1 FSK変調信号を本機で測定した結果

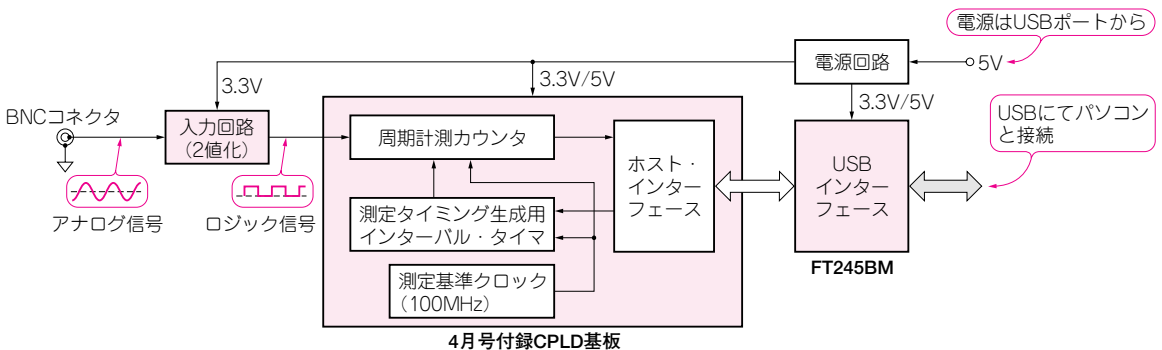


図2 ダイナミック周波数モニタの構成