



高速A-D/FPGA/DSP/DDS搭載基板を動かしながらしくみを学ぶ フルデジタル無線&変復調実験室

⑦ 受信部IFフィルタとI/Qデータの転送
西村 芳一 Yoshikazu Nishimura

先月号で、65 MHzでサンプリングされた信号を、CICなどのダウン・サンプリングの手法を用いて、サンプリング周波数を63.477 kHzにまで落としました。今回は、その先の処理を説明します。

1/2ダウン・サンプリング

63 kHzでサンプリングされた信号は、次にまた半分のサンプリング速度(31.7 kHz)まで落とします。単に半分に落とすだけではなく、IF(Intermediate Frequency; 中間周波数)フィルタとして働きます。

IFフィルタの設計

フルデジタル無線実験ボードTRX-305 MBの受信処理では、図1のようにIFフィルタの定数を変えることで、選択度を選べるようになっています。30 kHz、15 kHz、6 kHz、3 kHzの4種です。CWモードの場合は1 kHzになりますが、DSPの中でさらにフィルタリングされて300 Hzまで狭められます。ここでも、FIRフィルタを用いてフィルタリングを行っています。

最終的な31.7 kHzのサンプリングでは、65 MHzのクロックが2048サイクル入ります。ですから、2000タップ近くのフィルタを実装することが可能ですが、そこまでフィルタを急峻にする必要はありません。また、それだけ大きなタップ数では、かなり信号遅延が大きくなってしまいます。

このIFフィルタの設計変更を行えば、自由自在にIFフィルタ帯域を変えることができます。また、搭載されているSH-2プロセッサの力を借りれば、連続可変のIFフィルタを実装することも可能です。単にフィルタの係数を変えればよいだけなので、もっとも簡単に自作できる部分です。

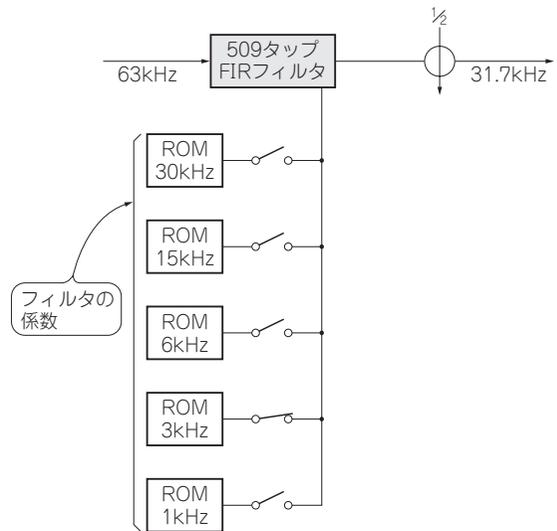


図1 フルデジタル無線実験ボードTRX-305MBはIFフィルタ(1/2ダウン・サンプリング)の定数を変えることで選択度を調節できる

■ 係数出し

● 3 kHz帯域用

509タップのIFフィルタを作ってみました。帯域は3 kHz、通過域は1.25 kHzです。フィルタの係数の計算は、先月号と同じ“Matlab”のFDAToolを使用しました(図2)。私の作った無償版のFIRフィルタ設計ソフトウェアを使っても求まります。

マイナスの周波数成分を合わせると、通過域は2.5 kHzになります。-100 dBの減衰になる阻止域の周波数は、1.85 kHzで設計していますから、マイナスの周波数を合わせて3.7 kHzになります。ちなみに、-3 dBになる周波数帯域幅は2.87 kHzです。

▶狭帯域フィルタの問題点…正規化しないと特性が悪くなる

図3に、FDAToolで設計した3 kHzのIFフィルタの係数を示します。このフィルタ設計ソフトウェア