

シリアル時代のCOMMON SENSEを実験でマスター!

差動伝送のメカニズムと伝送線路の評価術

100 Mbps 超の高速信号も確実に伝えるテクニック

最終回 差動伝送回路を正しく評価するための5箇条

石井 聡 Satoru Ishii

第3回(トランジスタ技術2012年8月号)では、波形を暴れさせず、きれいなまま伝えるための終端の方法を説明しました。今回は、差動線路の波形を正しく観測する方法を紹介しましょう。ポイントは、ターゲットとなる差動線路の処理とプローブやオシロスコープなどの測定器の使い方にあります。

① 差動プローブを使う

測定対象と計測系のインピーダンスを考えることは計測の基本です。

差動プローブは、差動信号に対して高い入力インピーダンスを示します。私が実験で用いている差動プローブP6247(テクトロニクス)の差動入力インピーダンスは200 k Ω です。一方、終端された差動伝送回路や線路のインピーダンスは一般に数十~百数十 Ω です。

このように差動プローブの入力インピーダンスは差動線路に比べて無視できるほど高いので、つないでも線路の動作にほとんど影響を及ぼすことはありません。ただし周波数が高くなってくると、プローブの入力容量が影響を及ぼすので注意が必要です。

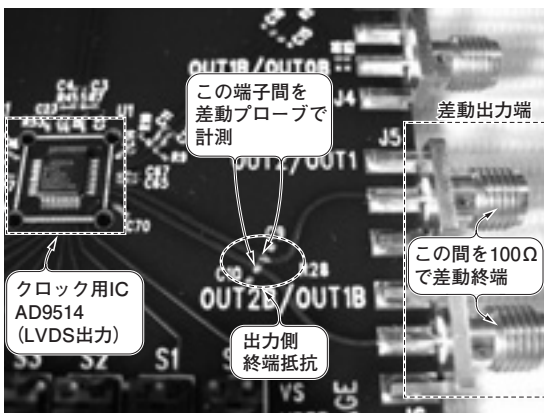


写真1 差動信号を観測するときは終端が必須であることを確認する実験

LVDSドライバIC AD9514の評価ボード上の信号を差動プローブで観測

② 線路を終端する

前回の実験(RS-485の最適化)で分かったように、差動信号を計測するときは、線路や信号の入出力端を正しく終端しておくことが非常に重要です。

▶終端の影響を実験で確認

写真1に示すように、LVDSドライバIC AD9514の評価ボードを利用して実験してみます。

LVDSの差動出力端(コネクタ)を規定の差動インピーダンス100 Ω で終端し、1 GHz 差動プローブP6247を用いてAD9514出力側の終端抵抗の両端の波形を観測してみます。接続の関係を図1に示します。

まず図2(a)に示すのは、差動出力端を100 Ω (LVDS差動インピーダンス相当の抵抗値)で差動終端(図1参照)したときの波形です。差動プローブで観測しているので、同相モード成分がキャンセルされてゼロ(CMRRの限界もあるが)になっています。差動モード信号成分だけがきちんと得られています。

次に図2(b)は、写真1の二つの差動出力端の両方も何も終端しない(開放)ときの波形です。波形が乱れています。これは終端が不適切だからです。

▶1 mの同軸ケーブルを接続して先端を開放すると「ためしの実験」を行ってみます。1 mの同軸ケーブル2本をAD9514評価ボードのOUT1/OUT1B出力にそれぞれ接続します。同軸ケーブルの先端を開放し

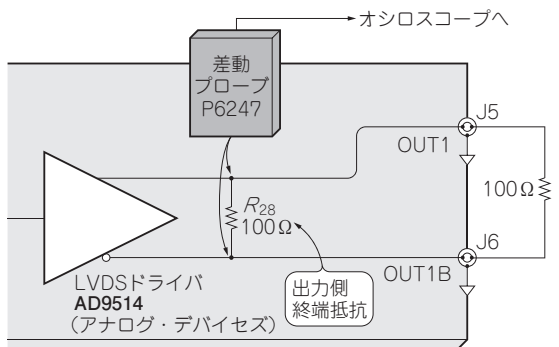


図1 写真1の実験回路の接続図