



## クロック周波数 400 MHz の DDR3-SDRAM 搭載基板を例に GHz 時代の高速マイコン・ ボードとその評価術

③ ネットワーク・アナライザによる  
プリント・パターン伝送路の評価術

佐貫 聡信  
Toshinobu Sanuki

本連載では、DDR3-SDRAM を搭載した評価用基板 “Armadillo-800 EVA” の設計を例にしながら、高速伝送路の基板づくりのポイントを紹介いたします。

800 Mbps (クロック周波数は 400 MHz) の DDR3-SDRAM を事例としていますが、基本は同じなので、100 MHz で動作する SDRAM などの基板設計にも同様のポイントが当てはまります。

前回までは、基板の設計法について解説してきました。今回からは設計が完了した基板の SoC と SDRAM 間のパターン配線の測定/評価法を紹介します。今回は、基板の伝送路をネットワーク・アナライザを用いて評価するときのポイントを解説します。

### 伝送路の良否は波形で評価できる

#### ● DDR3 などの高速データ転送が求められる時代

高速で効率的なデータ転送を実現するため、クロック同期で動作させる SDRAM が開発され、そこから発

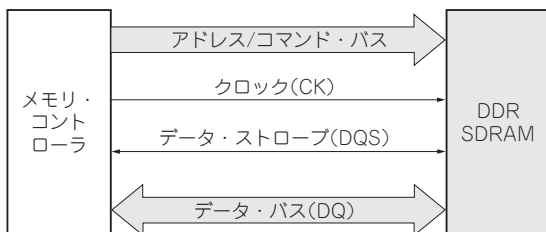


図1 DDR3 のアーキテクチャ

タイミング基準となる CK と DQS は差動信号。データ転送用の DQS / DQ は双方向バス

表1 DDR規格いろいろ

メモリ規格	DDR1	LPDDR1 (mobileDDR1)	DDR2	LPDDR2 (mobileDDR2)	DDR3
仕様書名	JESD79E	JESD209A	JESD79-2E, JESD208	JESD209-2	JESD79-3C
動作電圧 [V]	2.5~3.3	1.8	1.8	1.2~1.8	1.5
クロック周波数 [MHz]	100~200	100~200	200~533	100~533	400~800
データ伝送レート [Mbps]	200~400	200~400	400~1066	200~1066	800~1600
パッケージ・サイズ [mm]	×4, ×8, ×16, ×32	×16, ×32	×4, ×8, ×16	×8, ×16, ×32	×4, ×8, ×16

展した DRAM が DDR-SDRAM (Double-Data-Rate Synchronous Dynamic Random Access Memory) です。

表1に示すとおり DDR は進化を続けており、スピードを追求した第3世代の DDR3-SDRAM や、より低電圧/低消費電力に特化し、タブレットやスマートフォンなどに採用されている LPDDR1 や LPDDR2 など、多くの種類が存在します。

#### ● クロックの両エッジに同期してデータを送る DDR

DDR3 のアーキテクチャを単純化すると図1のようになります。DRAM は、メモリ・コントローラから供給されるクロック (CK) をタイミング基準として動作します。コマンド/アドレス/制御信号は図2(a)のように CK の立ち上がりエッジに同期してメモリ・コントローラから出力されます。これをシングル・データ・レート (SDR) といいます。データ信号 (DQ) は、図2(b)のようにストロブ信号 (DQS) の立ち上がりと立ち下りの両エッジに同期します。

データを読み書きする際には、データと同時に DQS が出力されます。DQS は DQ 専用のクロック信号で、DQ8 ビットごとに1本用意されています。データはストロブ信号の両エッジに同期して転送されるため、データ・レートはクロック周波数の2倍となります (ダブル・データ・レート)。これが DDR という名称の由来です。

#### ● Gbps 級では伝送路設計に精度が要求される

今回測定を行う Armadillo-800EVA は、DDR3-800 を搭載する高速伝送の基板です。前回までに説明したように、Gbps クラスの高速信号を扱う基板では、た