

# 連載

ざっくり  
見積もりで  
OK

抵抗性/容量性/誘導性…3つの基本要素を  
イメージする力を身に着け高速・高性能回路を攻略

## GHz超ハイスピード・ プリント基板設計教科書

### 第17回 電源面とグラウンド面の最適化

石井 聡 Satoru Ishii

高速信号を扱うプリント基板では、信号パターンだけでなく、その動作の基準となるグラウンドや、ICが動作するための電源も、それに合わせてレイアウト設計されていることで、初めてうまく動きます。さもないと、信号のあばれや不要なノイズを発生させることとなります。

今回は、次の3点について解説しました。

① 電源やグラウンドを、伝送特性をもつ電源分配ネットワーク(PDN:Power Distribution Network)として考える

② グラウンド・プレーン同士は扱う信号の1/10波長以下の間隔で配置したビアで結合すると良い  
③ 電源プレーンとグラウンド・プレーンの間は1/4波長以下の間隔でバイパス・コンデンサを配置すると良い

今回は引き続き、ビアの形状や、多層基板において電源やグラウンドをどの面に配置すると良いのかといった、電源プレーン&グラウンド・プレーンの最適化について紹介します。 〈編集部〉

### バイパス・コンデンサを接続する ビアの最適化

#### ● ビアの置きかたも特性に影響する

前回、バイパス・コンデンサについて「同容量かつ小容量(0.1 $\mu$ F~1nF程度)のチップ・コンデンサを広く/多数ばらまく」と説明しました。

高速信号を取り扱う多層プリント基板では、PDNの電源プレーンとグラウンド・プレーン間をバイパスするために、多数のチップ・コンデンサとビアで接続(ショート)します。高速信号では、IC周辺でのビアのレイアウトがとくに重要になります。

図1にこのレイアウト例を示しますが、パッドからビアまでのパターン長が長いと、次のような現象が起きます。

- ビアの寄生インダクタンスと、パターンの電気長による寄生インダクタンス(注1)とが足し算され
- 大きめのインダクタンス値になる
- この寄生インダクタンスがバイパス・コンデンサに直列に接続されることとなり共振が生じ
- 共振周波数以上では周波数が上がるにつれてインピーダンスが高くなっていく
- 結果として高周波でICへの電源供給のデカップ

注1: パターンも伝送線路(マイクロストリップ・ライン:MSL)として振る舞う。詳細はここでは説明しないが、概要は連載第2回(2020年9月号)にMSLの入力インピーダンスとして、また連載第12回(2021年7月号)ではスミス・チャート上の動きとして紹介している。

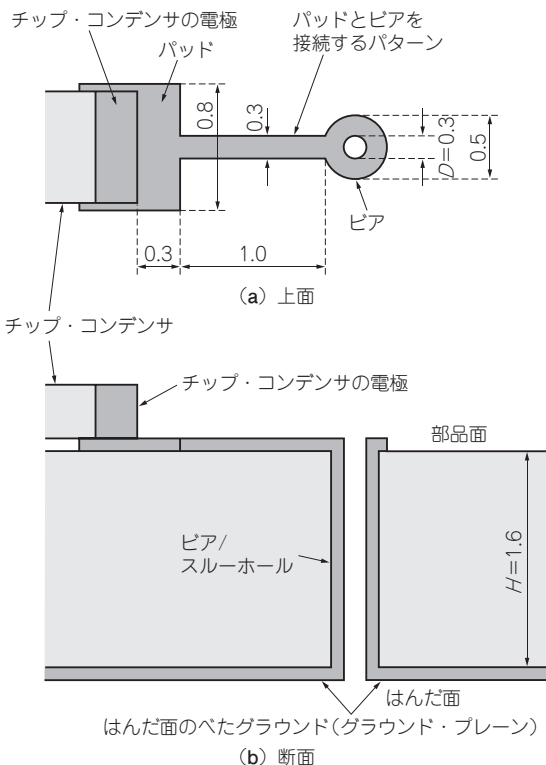


図1 パッドとビアを接続するパターンが長くなるとパスコンが効かなくなる

両面基板でパッドから1mmのパターンを経由して穴径 $\phi=0.3$ mmのビアではんだ面のべたグラウンドと接続