

# 第4章 A-D変換回路 設計便利帳

本章では、A-D変換回路を設計するときに役に立つ便利な表や回路を集めました。また、高精度変換の

ためのソフトウェアもいくつか紹介します。

## 1 A-D変換回路の基礎知識

相田 泰志  
Yasushi Soda

図1-1に示すのは、一般的なA-D変換回路のブロックです。最近のA-DコンバータICは、これらの機能の多くをワンチップに内蔵しています。

### 1 保護回路

センサなど外部の環境にさらされている部品や回路から、過大な信号が出力される可能性があります。保護回路は、これらの過大信号を電源やグラウンドに逃がして、A-D変換回路を破壊から守ります。ノイズや雷によるサージなどからも保護します。

### 2 プリアンプ

A-D変換器の入力電圧範囲と信号源の出力電圧範囲が等しくないと、A-D変換器の性能は100%引き出されません。A-Dコンバータの分解能を有効に使うためには、入力信号電圧の上限、下限をA-Dコンバータ側の上限、下限と合わせる必要があります。

### 3 フィルタ

アナログ信号に付き物の外来ノイズを取り除きます。また、アナログ信号をデジタル化する際、アナログ信号にサンプリング周波数より高い周波数の成分が含まれていると、サンプリング周波数とその高周波成分との差分が、検出したい信号帯域に現れます。これをそのままA-D変換すると、偽の信号を変換してしまいます。そこで一般に、サンプリング周波数の1/2倍より高い周波数の信号が入らないように、LPF(アンチエイリアシング・フィルタ)が必要です。

### 4 マルチプレクサ

工業用途などでは、複数チャネルの信号をA-D変換するケースがよくあります。マルチプレクサは、

複数の入力チャネルから一つの信号を選択し、A-D変換回路に出力します。

### 5 絶縁回路

センサは、A-D変換回路から遠く離れた場所に置かれることがよくあります。このとき、A-D変換回路の基準電位(グラウンド)とセンサの基準電位が異なります。このグラウンド・レベルの電位差がすべて誤差となります。この問題は絶縁回路を設けることで解決できます。

### 6 サンプル&ホールド

A-D変換を行っている間に、入力信号の電圧が変化してしまう、そのまま誤差になります。これを防ぐためには、一定期間、入力信号の電位を保持する必要があります。スイッチとコンデンサで入力データの電位を保持します。

### 7 基準電源

入力信号の電圧レベルを判定するためのリファレンスになります。

高いA-D変換精度が要求される場合は、温度によって出力電圧変化の少ない、高精度の電源を使う必要があります。

### 8 A-D変換器

アナログ信号をデジタル・データに変換します。レベル変化や時間変化が連続しているアナログ信号を、レベルが“H”と“L”の2値で、時間もサンプリング周期で離散的に変化するデジタル信号に変換します。

### インターフェース部

変換されたデータをCPUなどに転送します。パラレル、シリアル(I<sup>2</sup>C、SIO)など各種方式があります。

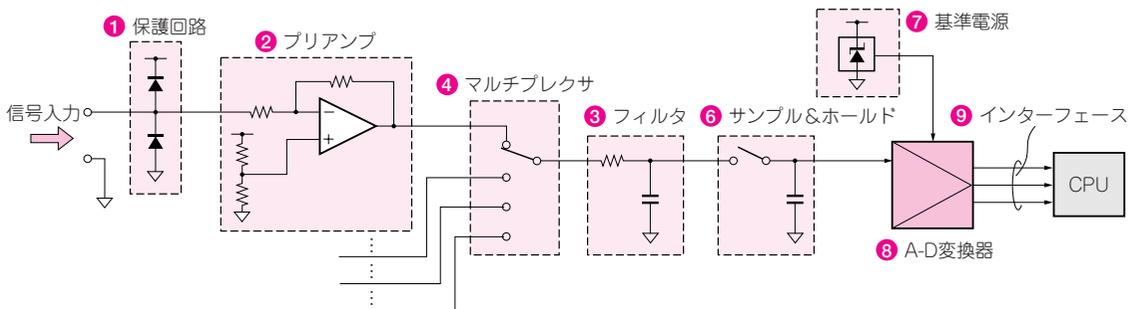


図1-1 A-D変換回路を構成する機能ブロック

## 2 A-D変換方式のいろいろ

相田 泰志  
Yasushi Soda

### ● フラッシュ型

図2-1に内部ブロック図を示します。

コンパレータを並べて、入力電圧と基準電圧を比較する方式です。

1クロックでデジタル・データが得られるため、高速なA-D変換が可能です。分解能 $n$ ビットのA-D変換回路には $2^n$ 個のコンパレータが使われます。

- 分解能：8～10ビット
- サンプルング周波数：GHz帯のサンプルングも可能
- 用途：高周波、ビデオ信号などの信号処理

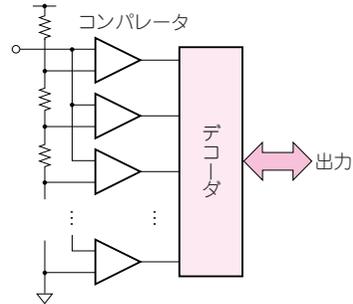


図2-1 フラッシュ型A-Dコンバータの内部ブロック図

### ● 逐次比較型

図2-2に内部ブロック図を示します。

D-A変換器、コンパレータ、SAR(Successive Approximation Register)を組み合わせてA-D変換する方式です。SARは、上位ビットから順番にデジタル・データを出力します。D-A変換器は、このデジタル・データをアナログ信号に変換し、コンパレータで入力信号と比較します。これを繰り返して、SARが下位ビットまで順次走査して行きます。**ワンチップ・マイコンの多くは、本方式のA-D変換器を内蔵しています。**

- 分解能：8～14ビット
- サンプルング周波数：10k～数MHz程度

- 用途：計測器など

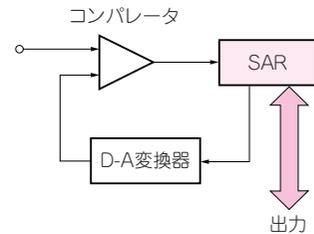


図2-2 逐次比較型A-Dコンバータの内部ブロック図

### ● 2重積分型

図2-3に内部ブロック図を示します。

積分器で入力電圧を積算し、その積算時間をカウンタする方式です。変換前に基準電圧で積算することによって、オフセットやノイズなどの影響をなくすることができます。積分時間を長くするほど精度が上がります。

- 分解能：12～20ビット
- サンプルング周波数：1kHz以下
- 用途：計測器など高精度を要求する分野

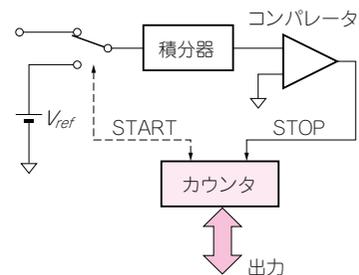


図2-3 2重積分型A-Dコンバータの内部ブロック図