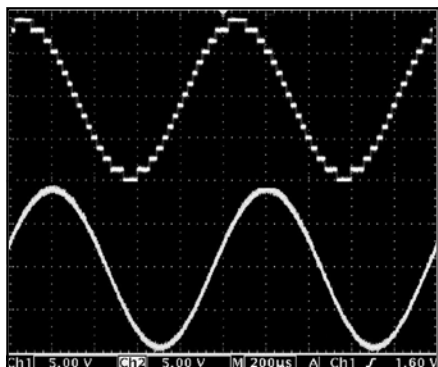


連載



精度不良の70%を占めるADC周辺回路&部品誤差要因を攻略せよ 計測用16ビットA-D変換に学ぶ プロのアナログ回路設計ノウハウ

第7回 有効ビットを直接左右する入力 プリアンプの抵抗によるノイズと対策

中村 黄三 Kozo Nakamura

前回までは、アナログ・マルチプレクサやA-Dコンバータ(以降、ADC)駆動用バッファ・アンプの話をしました。これらの回路では信号の振幅が比較的大きいので、ノイズ抑制の話題はローパス・フィルタを除きほとんどありませんでした。

図1で示す前段回路は信号の振幅が小さく、微小なノイズや物理的な要因による信号電位の変動を抑制することが、真の16ビット超A-D変換を達成するカギとなります。しかもその範囲は広く、主なものだけでも同図①～⑤の5項目が挙げられます。この5項目の問題とその抑制方法を解説していきます。

5項目は筆者が行ったユーザ・サポート(A-D変換値のパラッキを抑える)の定番的な要因でもありました。今回このうち①の入力プリアンプの抵抗にまつわるノイズと対策を解説します。

16ビットでは前段回路のノイズは無視できない

● 16ビットはよくある12ビットとは違う

16ビットADCの価格が5万円台から500円台に下

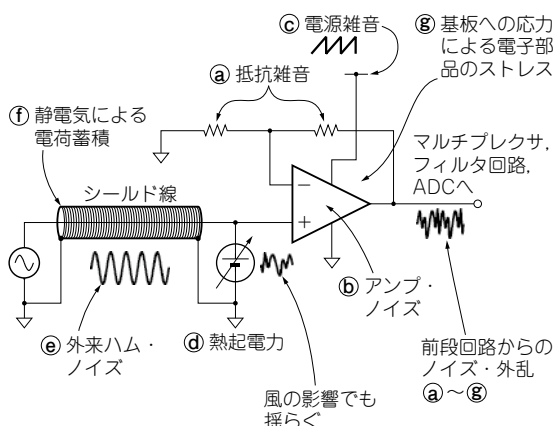


図1 16ビットA-D変換システムの有効ビットENOBは前段回路のノイズをいかに抑制するかがカギ
高精度・高分解能ADCの性能が出ない理由の70%以上は、周辺部品の選び方と回路構成にあり

がった初期のころは、下位4ビットが暴れて(NFBでは12ビット相当)困っているという相談が頻繁にきました。訪問して基板を見せてもらおうと、ADCを12ビットから16ビットに替えただけというケースが大半でした。

● 12ビットはmVオーダー、16ビットは20μVオーダー

デジタル的な数字の上では、12ビットと16ビットの差は4ビットでしかありませんが、アナログ的には精度差で16倍も異なります。簡単に言えば、12ビットではmVオーダーのノイズや誤差要因に配慮すればよかったのですが、16ビットでは20μV～30μVオーダーに気を配る必要が出てきます。

図2は筆者が行った、12ビットと16ビットADCのNFB(Noise Free Bit)とENOB(Effective Number Of Bit)に関する評価実験の結果です。ここでNFBとは、ノイズに影響されないビット数のことです。ENOBは、有効分解能のことです(コラム参照)。

● マイコン内蔵12ビットADCの内部ノイズは

図2(a)はマイコンF2808(テキサス・インスツルメンツ、以降TI)に内蔵された12ビットADCのノイズ性能です。ADCの内部ノイズによるコードのパラッキを示すヒストグラムで、同デバイスの評価用基板により2048回のA-D変換値をまとめたものです。

マイコン内蔵ADCは内部回路の密接したロジック部からのクロック・ノイズが混入しやすく、一般的にENOBは低くなりがちです。これは主コード(10進表記で46)に隣接するノイズ・コードの発生頻度が多いことで分かります。

このADCの1LSBの電圧分解能はフルスケール入力範囲が3Vであることから733mVです。よって、ヒストグラムのパラッキから、内部ノイズは1.47mV_{P-P}はありそうです。この値を実効値で捉えたENOBを求めると、ENOBベースではおおよそ12ビット弱のノイズ性能となっています(コラム参照)。

主コードの発生頻度1440に対してノイズ・コード