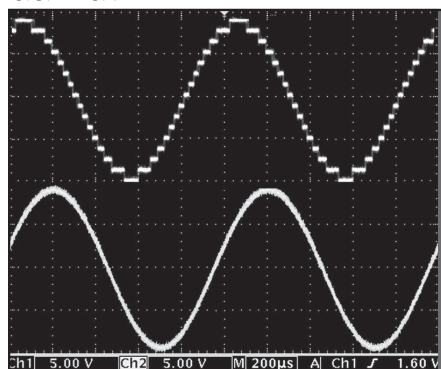


新連載



精度不良の70%を占めるADC周辺回路&部品誤差要因を攻略せよ

計測用16ビットA-D変換に学ぶ プロのアナログ回路設計ノウハウ

第1回 OPアンプによる非直線性誤差 とその対策

中村 黄三 Kozo Nakamura

連載の背景…外付けA-Dコンバータ の分解能は16ビットが主流に

マイコン内蔵のA-Dコンバータでは、分解能は12ビットぐらいまでが一般的ですが、さらに高分解能なA-D変換を必要とする場合は、16ビット超($\Delta\Sigma$ 型への置き換えでは24ビット)のA-Dコンバータを外付けして目的を果すことになります。

12ビットと16ビットの4ビットの差により、電圧分解能では16倍もの差が生じます(図1)。言い換えれば、真の16ビット精度を引き出すには、初段のプリアンプからA-Dコンバータへの全アナログ回路に対して、その要求精度が16倍に跳ね上がるという認識が必要になります。

真の16ビット精度を引き出すためのアナログ回路の構築はそれほど容易ではありません。

本連載では、真の16ビットを引き出すためのノウハウについて逐次解説していきます。

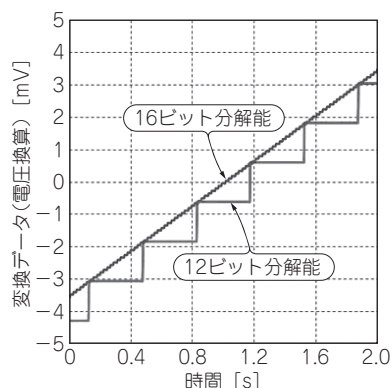


図1 分解能12ビットと16ビットの4ビット差により周辺回路への要求アナログ精度は16倍となり格段に難しくなる(A-Dコンバータの入力レンジは ± 2.5 V)

ステップの段差は12ビットが1.22 mVで16ビットが76.3 μ V。直線近似度を電圧差で示した

連載で解説する 16ビットA-Dコンバータ回路

● 16ビット超での精度不良の原因は7割がA-Dコンバータ以外!

筆者はリニアICメーカで、長年ユーザ・サポートをしてきましたが、16ビット超のA-D変換回路に対する精度不良相談の7割はA-Dコンバータ自体の問題ではなく、図2で示すA-Dコンバータ周りの部品や回路構成が原因でした。

▶ 最多トラブルはOPアンプによる直線性不良

1番多かったのは直線性不良で、原因は図2のOPアンプ(バッファ・アンプ)自体の①非直線性誤差です。主因はバッファ・アンプの同相モード除去能力(CMR: Common Mode Rejection)の不足と、レール・ツー・レール出力に対する過信です。

CMOS型レール・ツー・レール入出力OPアンプに見られる局部的の偏移点も、A-Dコンバータを12ビットから16ビットへアップ・グレードするときに直線性問題として表面化します。

非直線性誤差のその他の原因は、②A-Dコンバータ入力への突入電流(チャージ・インジェクション)によるOPアンプ出力の変動があり、これはユーザ独自で原因と対策を見出すのはなかなか困難です。

①の誤差要因は信号がDC・AC波形で共通の問題ですが、バッファ・アンプの応答性能で③スルー・レート不足はAC波形の品質を落とししづみの要因となります。

ステップ波形を扱う場合は、④セトリング時間の不足はDCレベル誤差に直結します。⑥フィルタ応答特性も同じで、切れの良いチェビシェフにステップ波形に対するセトリング時間が延びます。

▶ その次は下位ビット暴れ

次は下位ビットが暴れて変換に必要な有効分解能(ENOB: Effective Number Of Bit)が得られないという問題です。原因は⑧REF自体のノイズ、⑫グラウンド・ラインの引き回し、⑪データ・バスからの回り