

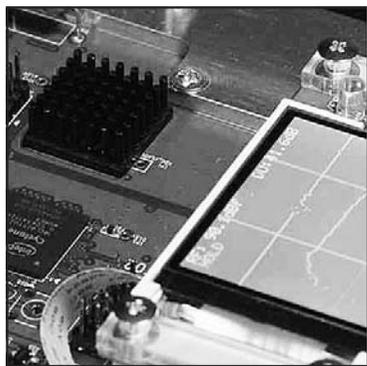
●2019年4月14日 連載企画セミナー開催!

(仮題)実習・フルデジタルFMレシーバの製作

【講師】林 輝彦 氏 【会場】東京・巣鴨 CQ出版社セミナー・ルーム

連載

ソフトウェア
無線機
入門



ミキサ/フィルタ/周波数コンバータ…
RF信号処理ロジックの作り方がわかる

ダイレクト・サンプリング FM SDRの製作

第5回 アナログ・フロントエンドとダウン・サンプリングA-D変換

林 輝彦 Teruhiko Hayashi

信号処理のほとんどをデジタルの領域で行うSDRであっても、アンテナ入力からのRF信号をA-Dコンバータに渡すまでの「アナログ・フロントエンド」はレシーバの性能を決定づけるとも重要な部分です。

連載第2回で議論したように、使うA-Dコンバータと実現したい目標受信感度が決まっていれば、アナログ・フロントエンドに必要なゲインと雑音指数は見積ることができます。

今回は、サンプリング処理(アナログ信号のデジタル化)によって発生するエイリアシング(折り返し雑音)の発生を抑えるためのフィルタ、すなわち「アンチエイリアシング・フィルタ」に要求される周波数特性をおさらいし、さらに付属回路も含めて、FMDDC-3のアナログ・フロントエンド全体の構成を見ていきます。

図1に示すのは、ダイレクト・サンプリングFM SDR基板FMDDC-3の次の回路を抜き出したものです。

- アナログ・フロントエンドからA-Dコンバータまで
- FPGAの信号処理の前段

写真1は、FMDDC-3基板のアンテナ入力からA-

Dコンバータまでのアナログ・フロントエンド回路の実装部です。それでは順番に見ていきましょう

① 高精度で低ひずみ! プログラマブル・アッテネータ

アンテナからやってきた高周波信号はまず、プログラマブル・アッテネータ(可変アッテネータ)を通ります。

アッテネータの減衰量は通常、その最小値である0 dBに設定されています。FPGAの中の制御回路がA-Dコンバータの出力データのピーク値を常にモニタして、その値がA-Dコンバータのフルスケールに近づくとアッテネータの減衰量を増やします。

今回使ったプログラマブル・アッテネータは、抵抗素子を使ったステップ型です(図2)。減衰量を正確に設定でき、リニアリティも良好ですが、減衰量の設定を変えるとときに復調出力にクリック音が入ることがありますから、アンテナからの信号レベルが変化し続ける移動体で使うレシーバ(カー・ラジオなど)には、このタイプは不向きです。このタイプは、電源投入直後または選局を行った直後に減衰量をいったん設定したら、その後は受信強度はあまり変わらないという条件

ダイレクト・サンプリングFM SDR基板 FMDDC-3

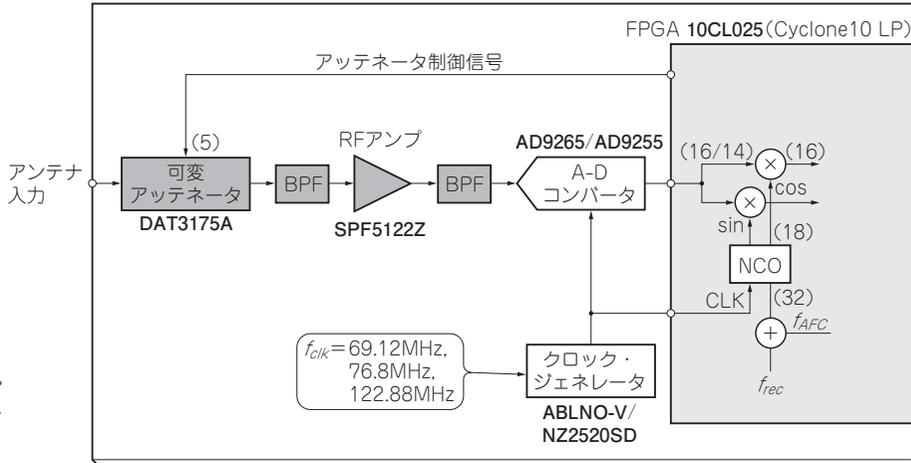


図1 ダイレクト・サンプリングFM SDR FMDDC-3のアナログ・フロントエンド部の作り方を解説する

【セミナー案内】実習・Raspberry Pi3とAndroidではじめる先端組み込み機器入門 [ネット & 組み込み開発シリーズ4, 教材基板付き] —— IoTで活用するデバイス制御入門

【講師】山際 伸一 氏, 3/10(日) 27,000円(税込み) <https://seminar.cqpub.co.jp/>