

# パソコンでアナログ回路の設計に挑戦 やってみよう! 電子回路シミュレーション

# ③ トランジション・タイム・コンバータの設計 ~高速パルス信号の立ち上がりを思いのままに~

川田 章弘 Akihiro Kawata

不要な周波数成分をカットする帯域制限フィルタとしては、第1回、第2回で解説したバタワースやベッセルが有名です。しかし、これらのフィルタはパルス波形に若干の乱れを加えてしまいます。

今回紹介するのは、パルス波形に乱れが生じないようにして、立ち上がりだけ鈍らせるフィルタ「トランジション・タイム・コンバータ」です、パルス波形の整形にとても便利な回路です。 〈編集部〉

#### ● トランジション・コンバータとは

図3-1に示すのは、トランジション・タイム・コンバータ (transition time converter) の基本形 (n=4)です。特徴は、「定抵抗回路」を使っていることです。

周波数によらず抵抗値が一定になる理由を**図3-2** に示します.

トランジション・タイム・コンバータは、アジレント・テクノロジーの信号の立ち上がり時間を調節できるモジュールの製品名です。ライズ・タイム・リミッタと書いている文献もあります。

トランジション・タイム・コンバータの回路を知ったのは文献(1)を通してです。文献(1)が発表された頃はまだ大学生でした。その後、社会人となり高速パル

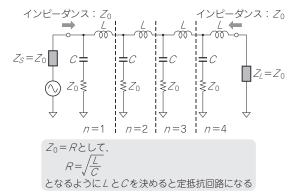


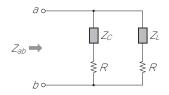
図3-1 トランジション・タイム・コンバータの基本形(n=4)

ス信号を扱うにあたってアジレント・テクノロジーのトランジション・タイム・コンバータを使うこともありました。文献(4)で紹介している実験の一部にもトランジション・タイム・コンバータを使っています。

## どんなメリットがあるの?

### ● メリット1…乱れた波形に含まれる高調波を取り 除いてくれる

計測器には、低ジッタな(タイミングのゆらぎが少ない)クロック回路にECL(Emitter-Coupled Logic;エミッタ結合論理)デバイスが使われています。このECLデバイスが出力する立ち上がり時間が数百psの高速パルス信号を、良質な波形のまま伝送するには高度な回路技術が必要です。というのは、ほんの少し線



上図において端子 a 、 b から見たインピーダンス  $Z_{ab}$  は、  $Z_{ab} = \frac{(Z_C + R)(Z_L + R)}{Z_C + Z_L + 2R}$   $= \frac{Z_C Z_L + R^2 + R(Z_C + Z_L)}{Z_C + Z_L + 2R}$ ここで、  $Z_C Z_L = R^2$  ならば、  $Z_{ab} = \frac{2R^2 + R(Z_C + Z_L)}{Z_C + Z_L + 2R}$   $= \frac{R(Z_C + Z_L + 2R)}{Z_C + Z_L + 2R} = R$ となり、  $Z_{ab}$  は定抵抗 R となる。  $Z_C = \frac{1}{j\omega C}, \quad Z_L = j\omega L$  とすると、  $R^2 = \frac{j\omega L}{j\omega C}, \quad \therefore R = \sqrt{\frac{L}{C}}$  とすればよい

図3-2 トランジション・タイム・コンバータの原理(定抵抗回路) 周波数特性はもつが、入出力インピーダンスが一定の回路網