



第4章 出力のH/Lを保持する 同期式デジタル回路の基本素子

フリップフロップを理解する

藤平 雄二
Yuji Fujihira

第3章では、組み合わせ論理回路について説明しました。この組み合わせ論理回路だけでは、実際のデジタル回路をすべて構成することはできません。デジタル回路には第5章で説明される順序回路が必須です。その順序回路に必要なものが**フリップフロップ** (flip-flop)です。

この章では、NANDゲートからどのようにしてフリップフロップが構成できるかについて説明します。そして、第2章で製作したTTL NANDを使って実際にフリップフロップを製作します。

たすき掛けのマジック…SRラッチ

● NANDによるメモリ回路

フリップフロップの本質はメモリ (memory)です。そのため、NANDでフリップフロップを構成するには、まずメモリを構成しなければなりません。しかし、一体どのようにしたらNANDでメモリが構成できるのでしょうか。

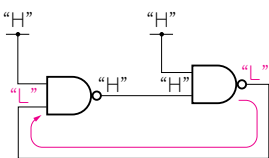
図4-1を見てください。2個のNANDを使って正帰還をかけています。この構成では図(a)と図(b)の二つの状態で安定します。これはメモリにほかなりま

せん。しかし、このままでは状態を変えることができません。状態を変えるには、図4-2に示すように、余っている端子を状態を変えるための制御に使用します。例えば、図(a)で制御端子をLレベルにすれば、図4-1(a)の状態になります。その後、この端子をHレベルにしても、この状態を維持(記憶)します。

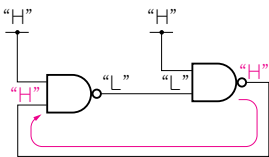
● 制御端子を付け足す

図4-2で出力をHレベルにする端子をSET、Lレベルにする端子をRESETとすれば図4-3の回路が得られます。○の付いた入力は○の付いた出力で、○の付かない入力は○の付かない出力で駆動する、すなわち論理を一致させる必要があることを前述しました。これに従うと図4-3(a)の回路になります。図(b)のように書くこともできます。この回路の書き方をすれば、SET = “L” にすれば出力がHレベルになり、それが帰還されて自分のもう一方の入力をLレベルにして保持状態に入るのがすぐ読み取れます。

しかし、RESETがどのように働くのか、すぐに読み取るのは困難です。SETがメインで、RESETはいわば付け足しのような機能なら、この回路のように書くのが優れています。

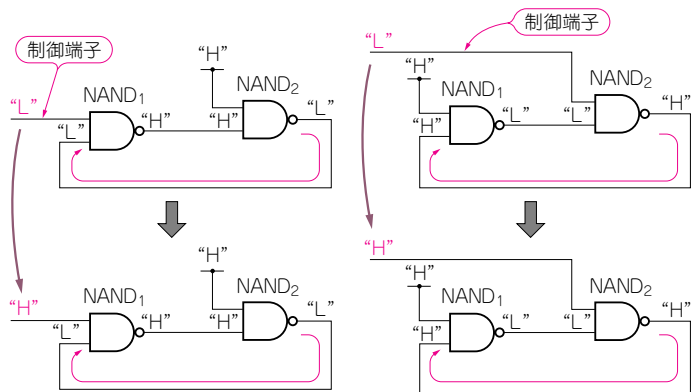


(a) Lレベルを帰還



(b) Hレベルを帰還

図4-1 2個のNANDによる正帰還



(a) Lレベルを記憶

(b) Hレベルを記憶

図4-2 余った端子を制御端子にする

クロックが必要になる理由

● 順序回路とは

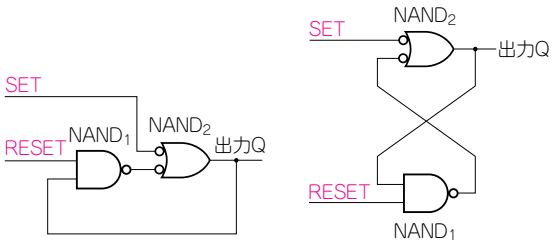
順序回路については第5章で取り上げられますので、ここではフリップフロップの理解に必要な最小限のことについて述べたいと思います。

DRAM(Dynamic RAM)のリード・サイクルでは、まずロウ・アドレスをラッチし、次にカラム・アドレスをラッチし、最後にデータを読み取ります。これを実現する制御回路はどのように構成すればよいでしょうか。第3章で取り上げた組み合わせ論理回路では、どう考えても不可能です。この制御回路は、いま何を終了したか、すなわち今の状態により、次の動作を決定する必要があります。つまり、今の状態を記憶している必要があります。このように、今の状態を記憶し、その状態に応じて次の出力や状態を決定していく回路を**順序回路**といいます。

ここではDRAMの制御を例に出しましたが、デジタル回路で何かを制御するときにはほとんど、この順序回路が必要です。たとえばマイコンは、この順序回路のかたまりです。

● 1ビット順序回路

ここで、HレベルかLレベルの1ビットを記憶している回路があるとします。今の記憶がHレベルなら次の記憶をLレベルとし、今の記憶がLレベルなら次の記憶をHレベルとする回路を考えます。この回路



(a) 論理を一致させて書く (b) (a)を書き換えた回路

図4-3 SETに着目した回路

一般的には、SETとRESETは同じ位置付けです。ですから通常、図4-4(a)のように書かれます。このように書くと、S(Set), R(Reset)はLアクティブであり、そのときに対応する出力がHレベルになることがすぐ読み取れます。ただし、帰還回路の論理がよくわからなくなりますが、これはしかたがありません。

● SRラッチ

図4-4(a)の回路は**SRラッチ**(Set-Reset latch)と呼ばれます。SRフリップフロップと呼ばれることもあります。本稿ではSRラッチとしてフリップフロップと区別します。以降のSRラッチに制御端子を付け足したものをフリップフロップとします。

SRラッチの特性表を図4-4(b)に示します。ここで注意したいのはS="L", かつR="L"のときの動作です。通常、この入力状態は禁止されます。

ところで、この表ですが、これにはメモリ機能が含まれています。このように、メモリ機能が含まれている場合は真理値表とは呼ばれません。本稿では特性表とします。

● SRラッチの応用

SRラッチのままでも、デジタル回路ではよく使われます。図4-5に非常に広く使用されている例を示します。スイッチにはチャタリング(chattering)という現象があります。ONするときやOFFするときに、非常に短い期間ですがONとOFFを繰り返す現象です。バウンス(bouncing)と呼ばれることもあります。この現象を除去するために、この回路が多用されます。

同図(b)にチャタリング現象が除去されるようすを示します。例えば、S入力がLレベルになると出力がHレベルになり、その後チャタリング現象で、S入力がHレベルとLレベルを繰り返しても出力はHレベルを保持します。なお、この回路では決して同時にはSとRがLレベルにならないことに注目してください。

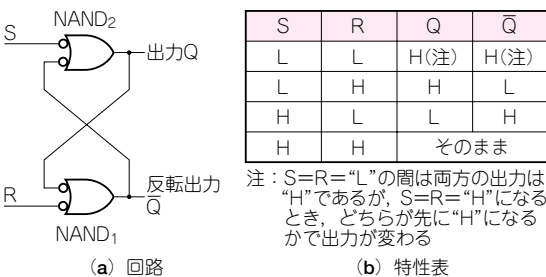


図4-4 通常使われる回路と特性表

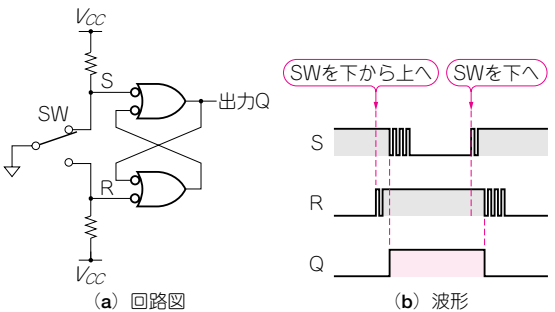


図4-5 SRラッチをチャタリング除去に応用する