

第2章 現在の主流…4トランジスタ型が高画質化できる理由

CMOSイメージ・センサの画素構造&回路

エッジ ヒロフミ Hirofumi Edge

本稿では、CMOSイメージ・センサの画素構造と、基本的な画素データの読み出しタイミングについて解説します。

従来…3トランジスタ・タイプのCMOSイメージ・センサの構造&回路

当初、開発と商品化が行われた3トランジスタ型のCMOSイメージ・センサの詳細を説明します。

フォトダイオード(PD)に光が照射されると、光電子の信号電荷が発生します。その電荷は、ソース・フォロワのゲートに接続され、電圧信号としてセレクト・トランジスタを通じて信号が出力されます。また、フォトダイオードはリセット・トランジスタとつながり、光電子信号を読み出した後でフォトダイオードの

リセット動作が行われます。このときフォトダイオード画素に、例えば1秒間に全画素カラムでの読み出し時間が33msの場合(1秒間に30枚の画像信号のフレームを出力する場合)、その蓄積時間で信号電荷を発生させて順番に信号を出力させます。

1つの画素には、ソース・フォロワのトランジスタ、フォトダイオードをリセットするトランジスタ、およびその画素を選択するトランジスタの3つのトランジスタが存在する画素回路構造となります。そして、図1に示すように、それぞれのバイアス状態に応じたポテンシャル・エネルギーの状態に設定されます。このポテ

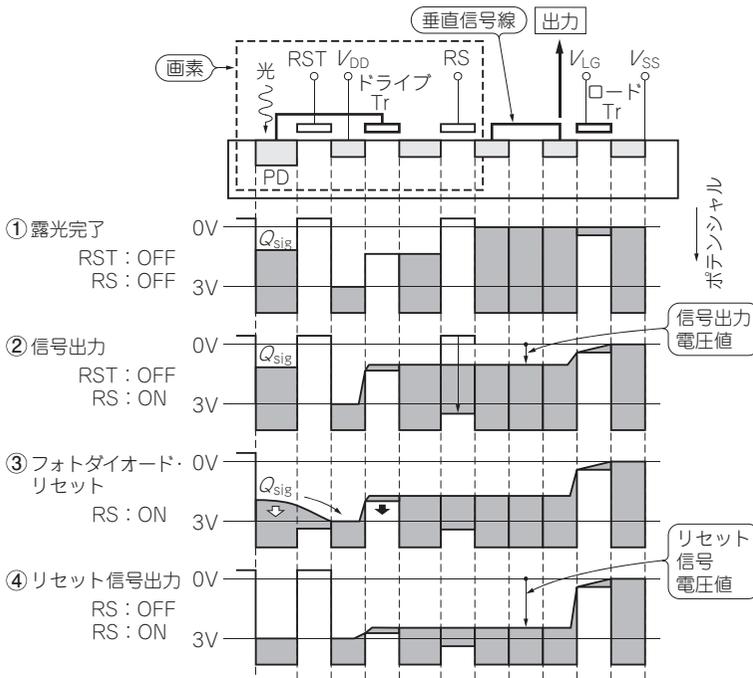


図1 3トランジスタ・タイプのポテンシャル状態

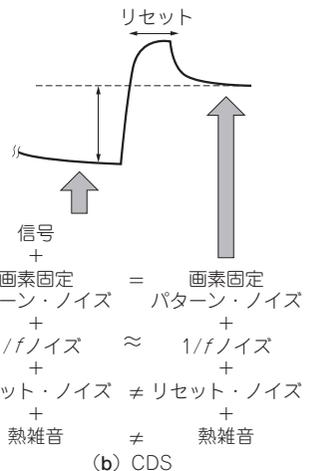
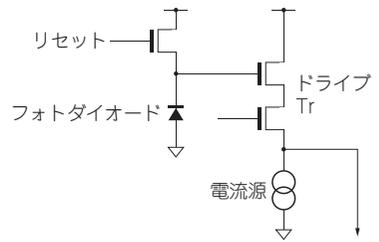


図2 3トランジスタ・タイプの信号出力