

お宝発見!

第9章 FPGAで大解剖! 高速化されたCPUアーキテクチャを徹底研究

あの32ビット・マイコンSH-2互換! アクエリアス オープン・ソースIP「Aquarius」

使用キット「ザイリンクスVirtex E」 圓山 宗智 Munetomo Maruyama



写真1 オープン・ソースSH-2 CPUコアIP「Aquarius」の実験ボード
ヒューマンデータ社製のFPGAボード(ザイリンクスVirtexE搭載)の上に、キャラクタLCDモジュール、16進キーボード、RS-232Cコネクタを備えたインターフェース・ボードを重ねてある

マイコン、SoC(System on a chip)、FPGA向けのオープン・ソースIP(Intellectual Property)コアが多く登録されているサイト「OpenCores」(<http://opencores.org/>)には、SH-2互換のオープン・ソースCPUコアが掲載されています。名称は「Aquarius(アクエリアス:水瓶座)」というもので、名前からはSH-2互換コアとは思えませんが、立派に動作します。作者はThorn Aitch氏で、2003年に登録さ



図1 OpenCoresのサイト画面
さまざまなオープン・ソースIPコアを掲載している

れています。パイプライン型RISC(Reduced Instruction Set Computer) CPUの設計手法を広めることを目的として開発したそうです。

写真1にAquariusを使った実験ボードを示します。ヒューマンデータ社製のFPGAボード(ザイリンクスVirtexE搭載)の上に、キャラクタLCDモジュール、16進キーボード、RS-232Cコネクタを備えたインターフェース・ボードを重ねています。

本稿では、このAquariusの詳細とその内部論理構造を紹介します。Aquariusの技術情報などは、ドキュメントからの抜粋を含め、作者Thorn Aitch氏の許可を得て掲載しています。

FPGAで甦れ! 名作CPUやDSPの無料の回路データ

● 無料で利用できるソフトIPコアが勢ぞろい!
「Open Cores」

さまざまなオープン・ソースIPコアを掲載しているOpenCoresのサイト画面例を図1に示します。掲載されている代表的なIPコアを表1に示します。