



最新アナログICの要! CMOSトランジスタ技術入門

② 最新CMOS OPアンプの回路構成と特性

低消費電力/電源フルスイング/大出力電流…
バイポーラと比べる

伊藤 壽 Hisashi Itoh

デジタルICのほとんどはMOSFET (Metal Oxide Semiconductor Field Effect Transistor, 金属酸化半導体 電界効果トランジスタ) を利用したCMOS (コンプリメンタリMOS) で作られています。MOSFETは直流的なゲート電流がほぼゼロなので、スイッチングさせて使うと消費電力を劇的に減らせます。

バイアス電流を流しながら使うアナログICはMOSFETのメリットが生かしにくいいため、バイポーラ・トランジスタは今でもたくさん使われています。

最近では、デジタル・アナログ混載ICも含めて、CMOSで作られたアナログICが増えています。

CMOSで作られたアナログIC「OPアンプ」は、バイポーラでOPアンプに比べて、次のような特徴を持ちます。

- 入力バイアス電流が極めて小さい
- 消費電流が1 μ A未達の品種も選べる
- 電源レールに近い電圧を出力できる
- 最大出力電流が大きい品種も選べる

逆に性能の優れない項目もあります。

- 入力オフセット電圧が大きい
- 雑音が大きい

低電圧動作に向き、低消費電力で動作するCMOS OPアンプは、電池動作が当然になり省エネが重要視されるこれからの電子回路に欠かせません。(編集部)

CMOSの回路構成

最初に、CMOS OPアンプとバイポーラOPアンプの内部回路を比較してみましょう。

図1(a)はCMOS OPアンプのNJU7096の簡易等価回路、図1(b)はバイポーラで代表的なNJM4558の簡易等価回路です。この二つを比べることで、CMOSとバイポーラで共通の回路、CMOSに特有な回路、

CMOSに不向きな回路を見てとれます。

● CMOSでもバイポーラでも入力回路はほぼ同じ構成

CMOS、バイポーラ共通の回路は、図1(a)、(b)の入力段です。入力段は(c)、(d)に示すように差動アンプとカレント・ミラー回路により構成されています。

この二つは、素子の相対精度に優れたモノリシックICの特徴を生かした回路であり、古くからバイポーラICで使われている重要な回路です。CMOS OPアンプでもこの回路形式を踏襲し、バイポーラ・トランジスタをCMOSトランジスタに置き換えて使われています。

しかし、素子の特性が違うことから、オフセットやバイアス電流といった特性には大きな差が出てきます。

● バイポーラでは使えないCMOS特有の回路

CMOS特有の回路として、MOSFETの電圧駆動という特性を生かした図1(a)のM₅、M₁₀があります。ゲートを共通の接続にした増幅回路です。

M₅のゲート電位が上昇するとドレイン電流が増加するため、M₆の電流が減少して出力のM₉の電流が減少します。またM₁₀のゲート電位上昇によりドレイン電流が増加します。このようにM₉の電流減少、M₁₀の電流増加により、OPアンプのシンク電流が増加します。

しかし、バイポーラで同じ形式を使うと正しく動作しないことがあります。

図1(e)を例に動作を考えます。Q_Aのコレクタ電位が下がり、飽和領域に入ると電流増幅率 β が小さくなります。このため、Q_Aのベース電流が大きくなり、駆動電流の大半がQ_Aに流れてQ_Bのベース電流が減少します。決められたベース電流より低下するとQ_Bが正常動作せず、回路全体の不具合に繋がります。

● CMOS OPアンプがあまり使わない回路

CMOSが不向きな回路として、ソース出力回路(ソース・フォロワ)があります。