



第3章 電荷に変換された画像情報を取り出して信号処理ICに送る

CCDの制御技術と駆動回路設計

徳本 順士
Junji Tokumoto

本章ではCCDイメージ・センサの周辺回路について、駆動タイミングを中心に説明します。

1 チップになった駆動回路

図1に現在の代表的なCCDカメラ構成例を示します。

● 各機能が別々のICに入っていた1980年代

CCDイメージ・センサが発売された1980年代は、CCD駆動周辺回路を構成するために、CCDイメージ・センサ(以降CCD)、タイミング・ジェネレータ(以降TG)、水平/垂直同期信号発生器(以降SSG)、

水平ドライバ、垂直ドライバ(以降Vドライバ)、および相関2重サンプリング(以降CDS)、ゲイン・コントロール・アンプ(以降AGC)など、複数のICが必要でした。

● 機能が集約されはじめた1990年代

1990年代に入り、信号処理のデジタル化、アナログ・フロントエンド部(以降AFE)のCMOS回路化、機器の低電圧化によって、CDS、AGC、A-Dコンバータ(以降ADC)を1チップにした製品や、水平ドライバのTGへの内蔵、グレイ・コード・カウンタの使用によるTG、SSGの1チップ化などが進みました。

● 現在はセンサと駆動ICの2チップ構成

2000年代に入り、さらにプロセスの微細化が進み、CCD、TG、Vドライバ、AFEの4チップ構成でCCD周辺回路が構成できるようになりました。さらに近年はTG、Vドライバ、AFEまでを含んだ商品も数多くみられ、**CCDと駆動LSIの2チップ構成でCCD駆動周辺回路が構成できるようになっています。**写真1に示すのは、松下電器産業製CCD(MN39620)と、TG、AFE、Vドライバを1チップにした製品(NN12063A)

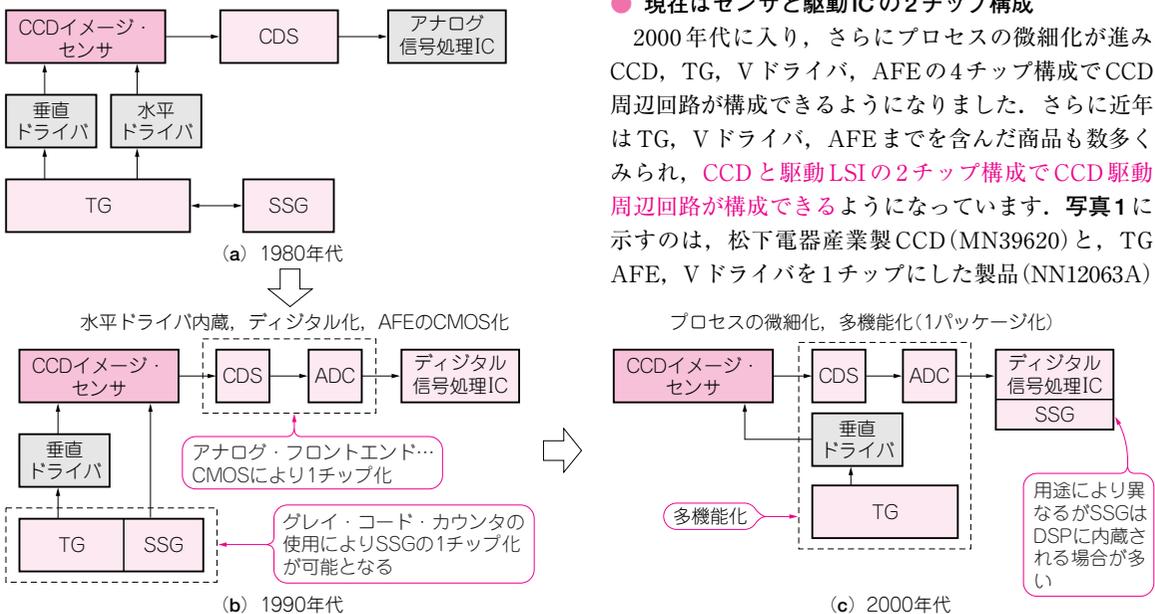


図1 CCDイメージ・センサ駆動周辺回路の変遷

Keywords

垂直転送パルス、水平転送パルス、TG、タイミング・ジェネレータ、駆動周辺回路、CDS、Hドライバ、Vドライバ、アナログ・フロントエンド、AFE、水平CCD、垂直CCD、リセット・ゲート、OBクランプ、 ϕH 、 ϕV 、 ϕR 、FDアンプ

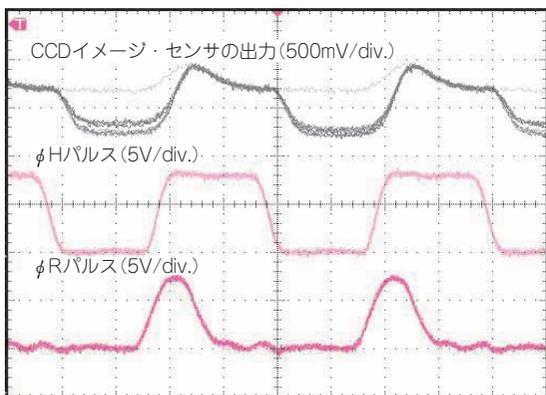


図2 CCD イメージ・センサの出力と ϕH , ϕR パルスの関係 (10 ns/div.)

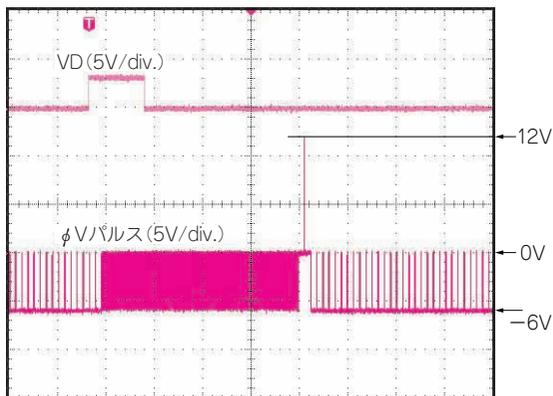


図3 垂直 CCD を駆動し電荷読み出しを行うための ϕV パルスと垂直同期信号 VD の関係 (1 ms/div.)

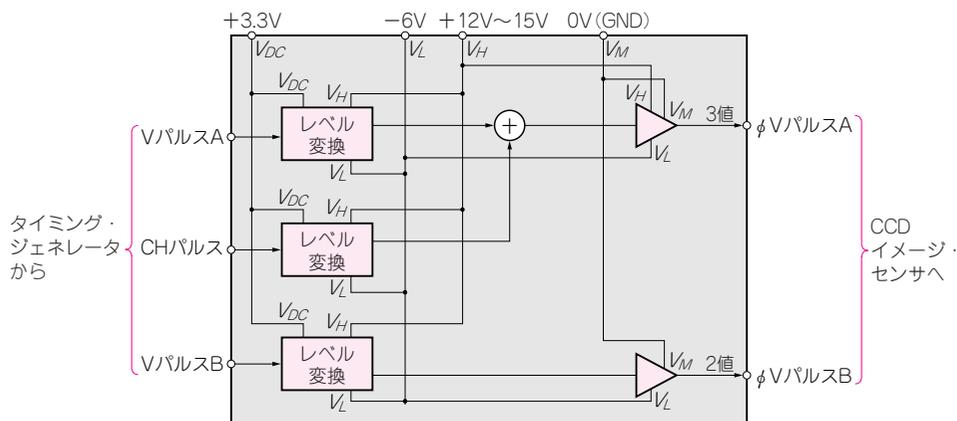
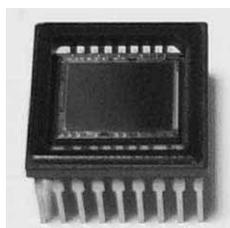


図4 垂直ドライバの内部ブロック図



(a) 1/2.5 型 536 万画素の CCD イメージ・センサ MN39620



(b) 多機能化によって 1 チップに集約された TG, AFE, V ドライバ NN12063A

写真1 CCD イメージ・センサと駆動 LSI の外観

です。

CCD の駆動に必要な信号とその電圧

- 駆動回路設計時に検討すべきこと
 - 駆動回路を設計するときを検討すべきなのは、
 - 駆動電圧
 - 高速パルスの位相などといった駆動タイミング

- 水平/垂直 CCD のドライブ能力
- 駆動周波数

など、さまざまです。ここで高速パルスとは、 ϕH , ϕR , DS1, DS2, ADCLKなどを指します。

● 駆動のための信号と駆動電圧

▶ 水平 CCD の駆動には ϕH と ϕR が、垂直 CCD の駆動には ϕV が必要

図2に示すのは、水平 CCD を駆動するための水平 CCD 駆動信号 (以降 ϕH) および 1 画素ごとにフローティング・ディフュージョン・アンプ (以降 FD アンプ) をリセットするためのリセット・パルス信号 (以降 ϕR) です。

図3は垂直 CCD を駆動し、電荷読み出しを行うための垂直駆動信号 (以下 ϕV) です。

▶ 水平 CCD の駆動電圧

水平 CCD を駆動するためには、+3.3V の振幅のパルスが必要であり、一般的には TG から直接 CCD に接続され駆動が行われます。また、 ϕR 信号についても TG から直接 CCD に接続され、CCD 内部である一