

ギガ・ビット
トランスミッション
に
挑戦!

イントロダクション

1

2

3

4

5

6

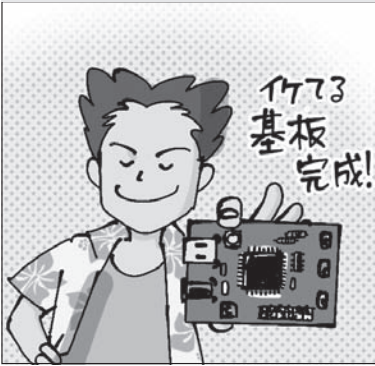
7

8

9

10

第10章 LTspiceの線路モデルにインプット! 高速データがスイスイ流れるインターフェース作りに



形からインピーダンスがポン! 基板電卓 Trace Analyzer

志田 晟 Akira Shida

マイコンもFPGAも
いつの間にか100 MHz超

● 半導体が高速化することはインターフェースの通信エラーが起りやすくなるということ
LVDS, USB, PCI Expressなどの差動信号伝送路を使ったインターフェースの通信速度は、1 Gbps超に達しています。

このような差動伝送線路では、配線パターンに気をつけないと、結合容量などの影響により、不必要な信号が漏れるクロストークが発生し、データのタイミングずれなどによる誤動作が起ります。

今後、LVDSなどの高速インターフェースをもった高精細/高解像度なLCDディスプレイ作りには、プリント基板の配線パターンの伝送線路解析は欠かせません。

● フリーの無制限シミュレータLTspiceを使って高速インターフェースの通信エラーの原因を突き止められないか

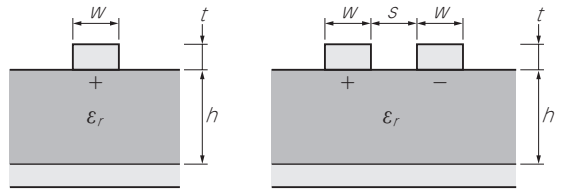
図1(b)のように、グラウンド層の上に断面が、左右対称に引かれた線路を差動伝送線路と呼びます。図1は、表面層のパターンの場合ですが内層の線路の場合も含まれます。

LTspiceでは、図1(a)のような単独の線路モデルはありますが、図1(b)のような差動線路のモデルはないので、クロストークの解析ができません。

● LTspiceの伝送線路モデルとTrace Analyzerを使って乗り切る

LTspiceで差動線路のクロストーク解析を行うため、私が作成した2本の差動線路モデル(txlinesy.asyとtxlinesy.lib)を付録のDVD-ROM(ファイル04_志田.zip)に収録しました。

この差動線路モデルで、自身の配線パターン形状を入力するためには、インピーダンス抽出ソフト



(a) 単独の伝送線路 (b) 差動伝送線路
図1 LTspiceでは単独の伝送線路モデルはあるが、差動線路モデルはない(伝送線路モデルの断面形状⁽¹⁾)

Trace Analyzer(EE Circle Solutions社)も必要になります(付録DVD-ROMの17_TraceAnalyzerフォルダに収録)。

本稿では、次の内容の解説します。

- [STEP1] LTspiceで利用する伝送線路モデル
 - [STEP2] Trace Analyzerを使って配線パターン形状からインピーダンスと遅延時間を抽出
 - [STEP3] 抽出されたインピーダンスと遅延時間を付録DVDに収録したLTspice差動伝送線路モデルに設定
 - [STEP4] LTspiceによるクロストーク解析
- この手順によって、LTspiceで2本の差動伝送線路の干渉(クロストーク)解析ができるようになります。

高速伝送線路を伝える信号のようすを解析する常套手段

- 差動信号が流れているときと同相信号が流れているときの二つの状態に分けて考える
- グラウンド上に電磁的に結合のある2本の線路が置かれている場合、差動とコモン二つの異なるモードの信号が伝送します。これらのモードは干渉せず独立

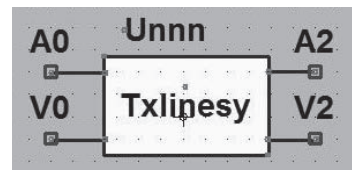


図2 電子回路シミュレータLTspiceで使う差動結合線路モデルtxlinesy.asy