

第35伝
秋葉原のゴマ粒 GaN で作る
400/600 W パワー・モジュール
1.7 × 1.1 mm の 40 V/40 Apulse 弾と 1.7 × 0.9 mm
の 200 V/12 Apulse 弾

表1に示すいかにも高性能そうなトランジスタ (GaN HEMT) を手に入れました。次の点に興味があり評価しました。

- ハーフ・ブリッジ(カスケード)接続におけるスイッチングのスピードはどれぐらいか
- DC定格を超えたパルス電流を流したときのオン抵抗値は?
- そのときの波形は素直か?
- ゲートのしきい値電圧の低さが問題にならないか?
- 使いやすいか?

ここでは、秋葉原にある秋月電子通商で手に入れた、ゴマ? と見間違えるほど小粒な、次の2つの GaN HEMT(写真1)を動かします。

- (1) EPC1014 : $V_{DSS} = 40\text{ V}$, $I_D = 10\text{ A}$, 400 VA, 秋月電子通商で200円台
- (2) EPC1012 : $V_{DSS} = 200\text{ V}$, $I_D = 3\text{ A}$, 600 VA, 秋月電子通商で300円台

こんなに小さなチップが、500 W相当の負荷を制御するので、さすがGaNです。

正しく評価するための準備

● 評価用の回路

インダクタやコンデンサを付加しないで、電源電圧からグラウンドまで目いっぱい振幅させるレール・ツー・レールのハード・スイッチを行い、使いこなし技法による付加的な回路ケアを行わないで、できるだけトランジスタの素の特性を調べます。

図1に、評価のために用意した基本回路を示します。上半分はパルス信号発生回路とゲート・ドライバ、そして GaN HEMT です。下半分は負バイアスと負パルス発生回路で、ロー・サイドの短絡誤動作が激しいときに使用します(今回の実験では使わなかった)。

表1 秋葉原で入手した2つの GaN トランジスタのスペック
RQ積とは全電荷量とオン抵抗の積

エントリ番号と愛称	型名	メーカー名	耐圧 [V]	最大ドレイン電流 [A]	最大ゲートソース間電圧 [V]	ゲートしきい値電圧 [V]	オン抵抗 [mΩ]	ゲート電荷量 [nC]	RQ積	備考
① ゴマ粒 40VGaN	EPC1014	EPC	40	10 (パルス 40 A)	-5 ~ +6	0.7 min. 2.5 max	12	1	12	ノーマリ・オフ、 ゴマ粒サイズ
② ゴマ粒 200VGaN	EPC1012		200	3 (パルス 12 A)	-5 ~ +6	0.7 min. 2.5 max	70	0.37	25.9	

【セミナー案内】 実習・Verilog記述によるFPGAの設計、デバッグ、動作確認まで [ディジタル回路設計入門シリーズ2] —— トレーニング・ボードを使い、Verilog HDL, ModelSim, Nios IIの基本を習得
【講師】 萬代 慶昭氏, 9/6(水)~9/7(木) 37,000円(税込み) <http://seminar.cqpub.co.jp/>

● 専用の小基板を製作

トランジスタ以外の要素でON⇔OFFの切り替えが遅くならないように、各トランジスタ専用に基板を手作りして、影響の大きい大電流の流れる配線(パワー・ライン)を最短にしました。また今回と今後評価するトランジスタの仕様に合わせて、基板化する回路の範囲を調節しました(図1の小基板A~小基板C)。負荷は、インダクタンス成分の少ないチップ抵抗で、0.5~5Ωの範囲で実験しました。

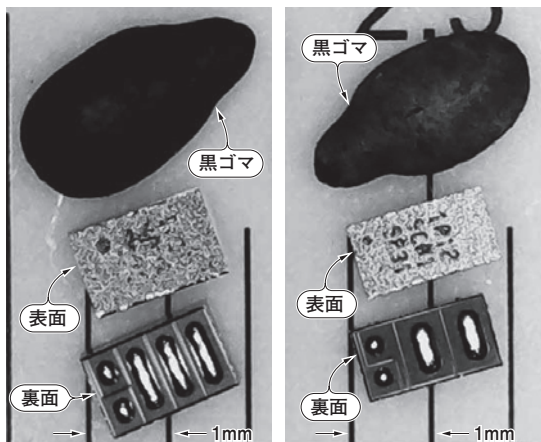
● 小基板をブレッドボードに搭載

図1の小基板(A~C)以外は共通の制御回路になりますが、各小基板ごとにブレッドボード上に製作しました(後出の写真3)。

各小基板の裏面には、放熱と電磁シールドを目的に、ひと回り大きな銅板を絶縁性熱伝導シートを介して貼り合わせました。後出の写真2(c)と写真4をよく見るとわかるかもしれません。

● ゲート・ドライバは1種類に限定

評価の一貫性を保つために、すべての実験に同じゲート・ドライバ(LTC4444-5)を使用しました。ハイ・サイドとロー・サイドを駆動できる便利なワンチップ



(a) EPC1014(40V, 10A) (b) EPC1012(200V, 3A)

写真1 評価するEPC製の2つのゴマ粒 GaN トランジスタ(このサイズで500 Wを制御できるらしい)

秋葉原の秋月電子通商で200~300円ほどで買える。EPC1014は電極間ピッチが0.4 mmしかない。こんなサイズに電極を5つも付けるとは...