

イントロダクション

バッファ/可変ゲイン・アンプ/A-D/D-A/液晶ドライバがこの1枚に 超低消費電力マイコン・ボード MSP430-CQ 誕生!

渡辺 明禎 Akiyoshi Watanabe

付録マイコン基板と搭載マイコン MSP430F4270 の仕様

写真1に示すのが、本誌に付録されているMSP430マイコン基板(MSP430-CQ)の全容です。

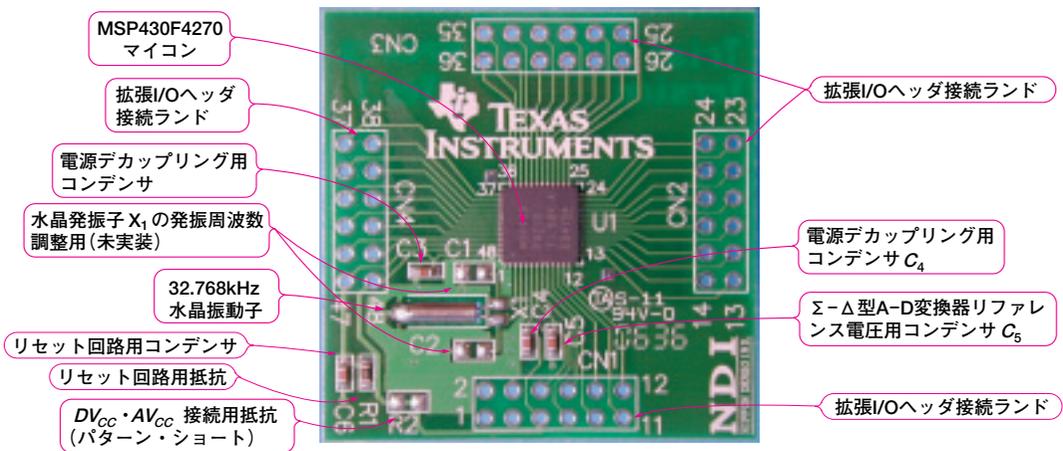
40×40mmの小さな基板の中央部にあるのが、テキサス・インスツルメンツ社の16ビット・マイコンMSP430F4270です。Fは内蔵ROMがフラッシュROMであることを意味し、プログラムを数万回オンボードで書き換えて使用することができます。フラッシュROMの容量は32Kバイト+256バイト、RAMの容量は256バイトと大容量で、豊富な周辺モジュールを活用することで、驚くべき機能をもつアプリケーションを開発できます。

図1に付録基板の回路図を、表1(次々ページ)に端子機能を、表2に主な仕様をそれぞれ示します。本特集ではこのMSP430-CQを使い、MSP430マイコンの使い方を基礎からじっくり解説します。そして、MSP430F4270の最大の特徴である、内蔵16ビットΣ-Δ型A-D変換器とLCD表示インターフェースを使い、電池動作の4.5桁LCD表示DMM(Digital Multi Meter)の製作を紹介します。

付録基板の動作確認

- プログラムは書き込み済み! 単3電池を2本つなぐだけ

MSP430F4270の内蔵フラッシュROMはJTAG



A-Dコンバータを内蔵したワンチップ・マイコンは多いが、そのほとんどは計測用途などアナログ性能が必要なシステムを実現するために、高分解能のA-DコンバータICやアンチエイリアス用のフィルタ回路、アンプICなどを別途外付けする必要がある。付録基板に搭載されているMSP430は、16ビットA-Dコンバータや12ビットD-Aコンバータ、バッファ・アンプ、可変ゲイン・アンプなど各種のアナログ回路を内蔵しており、まさにワンチップで各種のシステムを構築できる。使用するチップ数も大幅に減るため、低消費電力動作のシステムを作ることが容易になる。MSP430マイコンはこの点にも配慮しており、消費電流0.1μAの超低消費電力動作モードを備えている。

写真1 付録マイコン基板MSP430-CQの外観

本付録基板は実験での使用に限り、製品などには使用できません。また、MSP430F4270単体の評価にも使用できません。なお、付録基板を使用することで発生した直接的、間接的トラブルに関しては、日本テキサス・インスツルメンツ(株)、日本電素工業(株)、CQ出版(株)はいっさいの責任を負いかねます。また付録基板に関する技術的なサポートやお問い合わせはいっさいお受けできませんので、あらかじめご了承ください。

Keywords

MSP430-CQ, MSP430F4270, Σ-Δ型A-D変換器, LCD, JTAGインターフェース, IAR Embedded Workbench

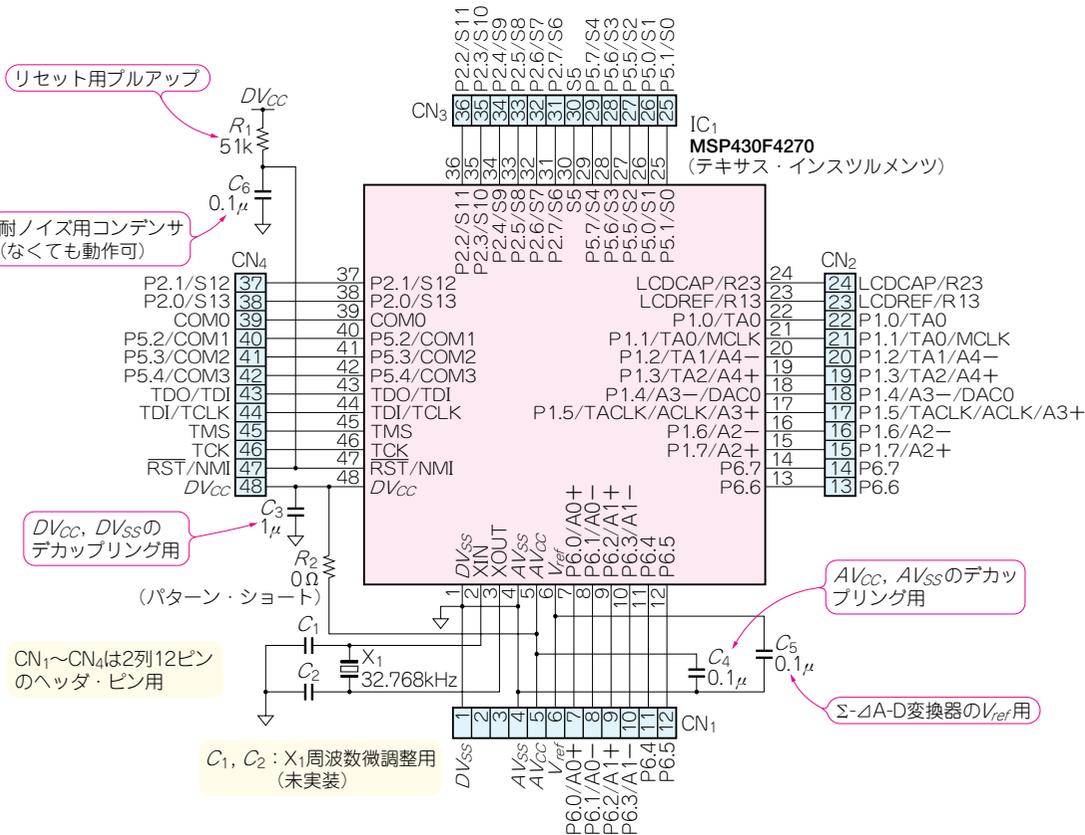


図1 付録マイコン基板 MSP430-CQ の回路図

MSP430F4270の豊富な周辺モジュールを活用することで、驚くべき機能をもつアプリケーションを開発できる

表2 付録マイコン基板 MSP430-CQ の主な仕様

項目	仕様	
電気的仕様	電源	DC1.8 ~ 3.6 V (ただしフラッシュ ROM 書き換え時は 2.5 ~ 3.6 V)
	低速クロック	32.768kHz 水晶振動子
	高速クロック	90 k ~ 8 MHz (内蔵クロック)
入出力	I/O	32 端子 (他機能と兼用)
	JTAG	内蔵フラッシュ ROM 書き換え, デバッグ用
その他	電源デカップリング	DVcc - DVSS 間, AVcc - AVSS 間に 0.1 μF を実装
	リセット	マイコンに内蔵, 外部に CR 回路を実装
	外形	40 × 40 mm

用語解説—1

JTAG (Joint Test Action Group)

JTAGは、集積回路や基板の検査、デバッグなどに使われる。テスト・アクセス・ポートのIEEE1149.1規格の通称名です。

本来はこの検査方式を定めた業界団体JETAG (Joint European Test Action Group)でしたが、Europeanが抜けJTAGとなりました。

JTAG回路はIC内部に実装され、チップ内部の回路を数珠つなぎにして、内部状態を順番に読み出すしくみです。これをバウンダリ・スキャン・テスト (Boundary Scan Test) と言い、それを規格化したのがJTAGで、1990年に

IEEE1149.1として標準化されました。

近年では、デバッグなどの目的でCPUやFPGAにアクセスする手段としても使われています。

最少の信号線の本数は4本でTDI (Test Data In), TDO (Test Data Out), TCK (Test Clock), TMS (Test Mode Select)です。TDIとTDOを数珠つなぎすることにより、複数のICにアクセスすることもできます。制御ソフトウェア、JTAGインターフェースはデバイスによっては互換性がない場合もあるので、必ずデバイスに適合したJTAGインターフェースと制御ソフトウェアを使います。