

第5章 チョコッと高周波&高速回路の製作

5-1

内蔵VCO/分周器で数10 M~6800 MHzまで出力できるADF4356 超広帯域/超高分解能ワンチップPLL回路

石井 聡 Satoru Ishii

● 近年は超広帯域/超高分解能の信号が必要になるケースが増えている

近年ではいろいろな用途において、超広帯域/超高分解能の発振信号源の必要性が増えています。無線通信にかかわらず、産業用途でもどんどん信号帯域が広がっているからです。

ここでは、超広帯域/超高分解能PLL IC ADF4356の使用方法を解説します。図1はADF4356のブロック図です。近年ではVCO(Voltage Controlled Oscillator)はICに内蔵されているものが増え、また多くにマルチバンドVCOが内蔵されていますので、ユーザの使い勝手は各段に向上しています。

また、ADF4356はフラクショナルPLLなので、リファレンス周波数に対して整数関係ではない分数出力を、

$$N = (\text{整数値}) + \frac{(\text{分数値1}) + \frac{(\text{分数値2})}{(\text{剰余値2})}}{(\text{剰余値1})}$$

として周波数設定できますので、非常に細かい周波数

ステップを実現できます。

図中に矢印で示したように、÷1から÷64の分周器が内蔵されています。VCO自体は高い周波数で動作しますが、分周器を設定することで数十MHzオーダの低い周波数を出力できます。出力も2系統あるので、分周あり/なしの2信号を出力できます。

● SPIインターフェースの接続は簡単で難しい

ADF4356のインターフェースは、図2のように3線式のSPIです。ADF4356をパワー・ダウンしないのであれば、 $\overline{\text{CE}}$ は接続する必要がありません。また、抵抗も必須ではありません。

SPI配線のパターン・レイアウトは、とくに動作中に継続してSPIでプログラムしていくようなシステムでは、デジタル・ノイズがPLL動作に混入するため、PLLアナログ回路からできるだけ離して(はんだ面など)配置する必要があります。グラウンド・ピアでパターンをシールドするとよいです。

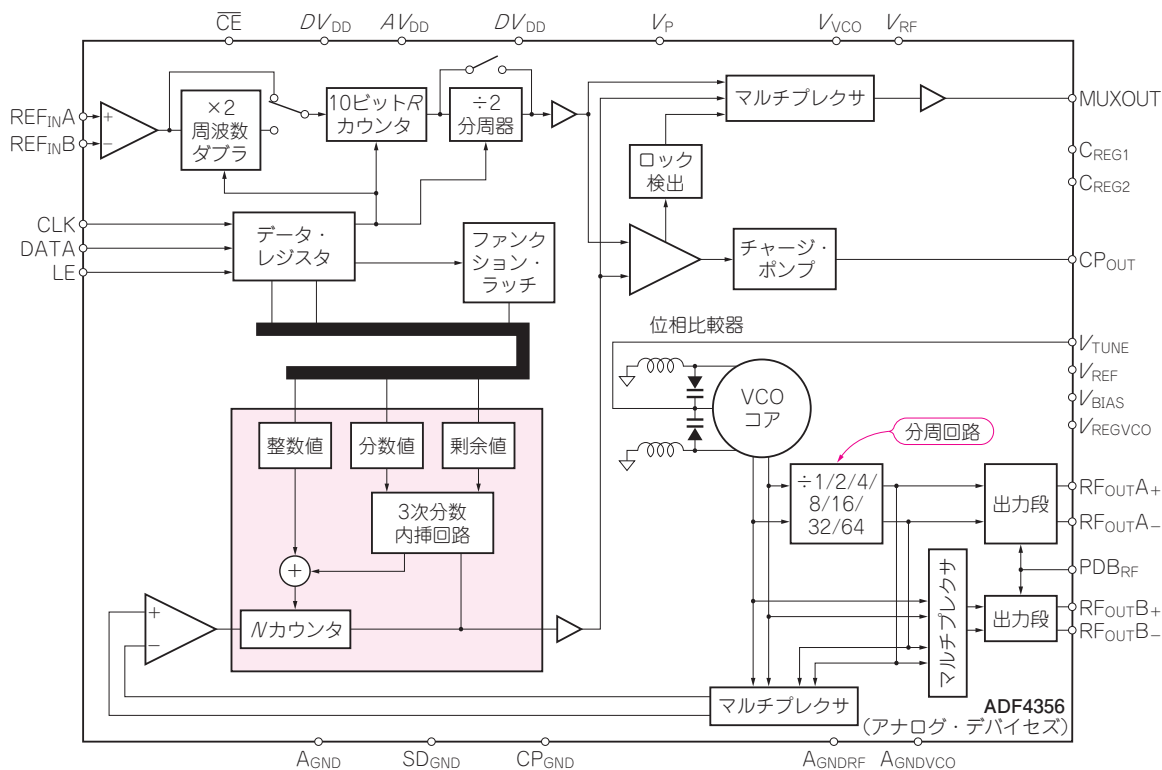


図1 超広帯域/超高分解能PLL IC ADF4356の内部構成