

第3章 バイナリ・カウンタ74393, アップ・ダウン・カウンタ74191, Dフリップフロップ7474

[製作3] つくる! カウンタとD-Aコンバータで波形出力

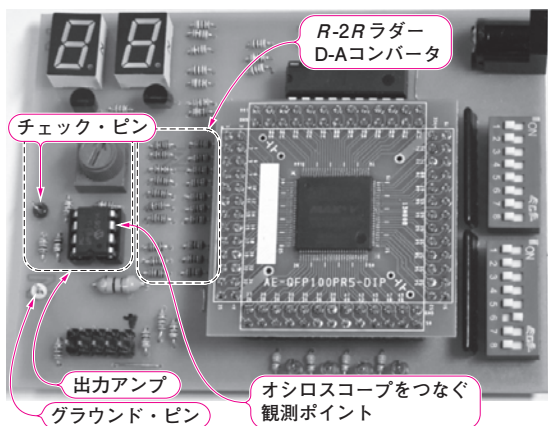
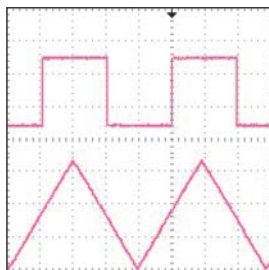


写真1 矩形波と三角波を出力するD-Aコンバータとカウンタ回路をつくる

本章ではD-Aコンバータを制御する回路を製作して矩形波や三角波を出力し、オシロスコープで波形を確認します。

矩形波の生成は、発振器からのクロックを分周して作られた1024 Hzのパルスを使います。Hレベルのビット列とLレベルのビット列をANDとインバータ回路で構成して、交互に切り替えてD-Aコンバータに入力します。

三角波の生成には、発振器からのクロックを分周して作られた524.288 kHzのパルスをアップ・ダウン・カウンタで計数し、最大値またはゼロ時に発生する信号を使ってアップとダウンを切り換えます。このアップとダウンの状態はフリップフロップで保持します。カウンタの出力はD-Aコンバータに入力されるので、アップ・カウント時には電圧は上昇し、ダウン・カウント時には電圧は下降します。

これらのカウンタやAND、インバータ、フリップフロップなどの制御回路をプログラマブル・ロジック回路チップ CPLD (Complex Programmable Logic Device) で実装します。 〈編集部〉

矩形波出力ロジックの製作

- 2種類の電圧を一定周期で切り替えて出力
トレーニング・ボードには写真1のようにR-2R抵

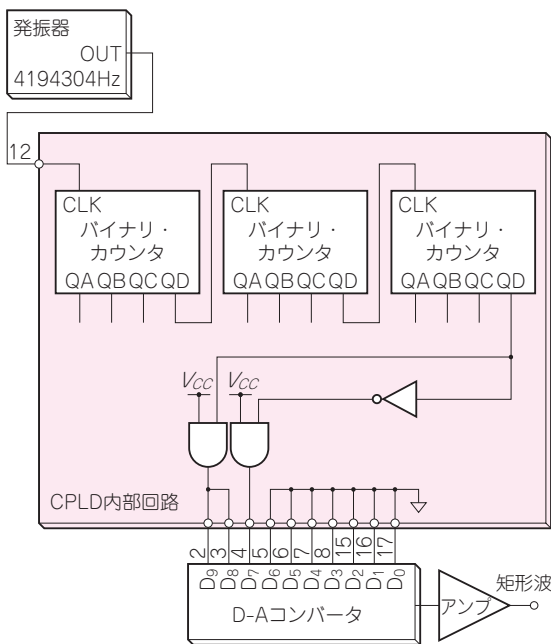


図1 矩形波出力の全体回路図
発振器からのパルスをバイナリ・カウンタでカウント・アップし、2種類のビット列の差分を交互にD-Aコンバータに入力する

抗ラダーによる10ビット分解能のD-Aコンバータと出力アンプが実装されています。これを使って1.024 kHzの矩形波を出力します。矩形波の出力は、2種類の一定電圧を一定周期で切り替えればできます。

回路構成は図1のようにします。クロック源となる発振器が出力する4.194304 MHzを分周して1.024 kHzのパルスを作ります。

▶ 矩形波のHレベルとLレベルに2種類のビット列

D-Aコンバータの矩形波生成には、10ビットのデータ、例えば0x300と0x080の2種類の一定値に対応した電圧値を1.024kHzの信号で切り替えて出力し、1.024kHzの矩形波とします。

この2種類の値は、D-Aコンバータへの入力のH/Lレベルを切り替えるだけですから、図1のようにANDゲートだけで構成できます。

1.024 kHzのパルスがHレベルの間は左側のANDゲートの出力がHレベルになり、0x300に対応した電圧