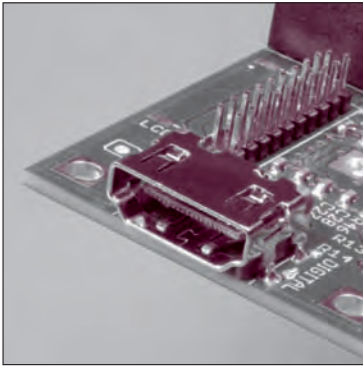


第4章 ケーブル1本で画と音を伝送する、これが本当のHDMI!

# FPGAによる HDMI オーディオ伝送の実験

佐藤 達之 Tatsuyuki Sato



## HDMI オーディオの壁

● HDMI オーディオの情報が少なかった

DVI-D 規格の TMDS 信号(以下 DVI 信号と略す)を FPGA でエンコードして I/O ピンから直接、または簡易レベル変換によって出力する事例は以前からよく見かけます。しかし、オーディオ信号を含む HDMI 規格の信号(以下 HDMI 信号と略す)となると専用 IC を外付けするケースが多く、FPGA でフルエンコードする事例はほとんど目にする事がありませんでした。

その理由としてはまず考えられるのは、**DVI 信号にオーディオ信号を載せるところに技術的な難しさ**がある点です。HDMI 信号ではパケット化したさまざまな付加情報を映像信号のブランキング期間に織り交ぜて出力します。このパケット化や CRC の付加などのロジックに加えて、複数のパケットを調停するスケジューラなども必要になります。簡素な回路で直接的に変換できる DVI 信号と比べると、構造がとても複雑です。

オーディオ・データもパケット化するためにバッファリングが必要ですが、そのほかにオーディオ・クロックを再生するためのパケットや、フォーマットやモードを設定するためのパケットもいくつかあり、パラメータやフォーマットも複数の規格にまたがるなど、データのプロトコルもかなり複雑です。

● 動作確認済みサンプルをベースに実験

ディスプレイやテレビを繋いで DVI/HDMI 表示をテストする場合、信号にエラーがある場合には「映像が出ない」「音が出ない」といった結果になることがほとんどで、どこにどのようなエラーがあるのかは正常に動作するまでわからず、まともな測定器などがない状態からデバッグをすすめることは困難です。

しかし、**すでに動作しているロジックが存在するのであれば、それを参照し変更しながら実験ができます。**ソース・コードが公開されている Github に登録されている “HDMI output for NeoGeo MVS” は、Cyclone

II(インテル社製FPGA)を用いて昔のコンシューマ・ゲーム機が出力する水平周波数15kHzのRGB信号を、720pのHDMIへ変換するもので、これに音声信号を送信する機能が含まれています。論理合成にtask構文を利用するなど癖のある記述もありますが、Verilog-HDLの単一モジュールで簡潔に記述されています。入出力とも信号タイミングが固定された限定的なものです。ディスプレイと繋いで動作することが確認できれば、そこを出発点として改良していくことはできます。筆者はこちらを参考にして数年前にHDMIエンコーダを構築しました。

現在はSystemVerilogで記述されたHDMIエンコーダも公開(<https://github.com/hdl-util/hdmi>)されています。筆者はまだ詳しく確認していませんが、そちらも参考になるかもしれません。

ほかにもHamsterworks Wiki!のウェブ・サイトにある “Minimal HDMI” が、オーディオ出力はないもののパケット・データを含むHDMIエンコーダのソースを公開しています。こちらはVHDLで記述されているので、VHDLが得意な方はこちらも参考になるかもしれません(現在サイトは消滅している)。

ここでは、HDMI オーディオ信号の送信に必要なパ

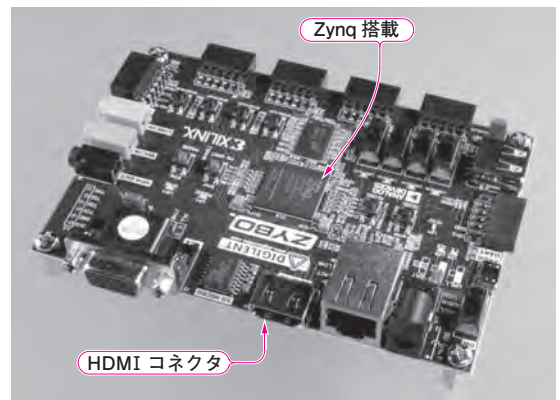


写真1 今回使用した Digilent 社製 Zynq 搭載 FPGA 評価ボード ZYBO