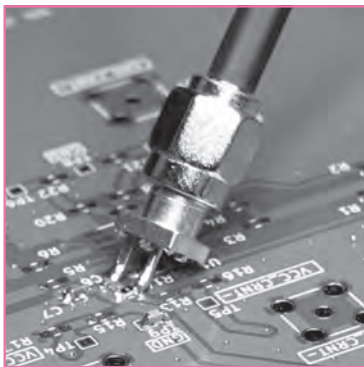


## 第3章 高速デジタル回路の コンデンサ&インピーダンスをマスタ!

# NanoVNAで回路名人! FPGA電源ラインの解析&改善

川口 正 Tadashi Kawaguchi



FPGA(Field Programmable Gate Array)のように電源電圧が低く、電源ピンに流れ込む電流が大きくなるデバイスを使用する場合、電源側を見たインピーダンスが特定の値より大きいと回路動作が不安定になる場合があります。電源回路のインピーダンスが大きくなるのは電源回路の部品の共振による場合が多く、主にコンデンサの入れ方によってその状態が決まります。

本稿では、簡単なロジック回路の場合ですが、NanoVNAで回路のインピーダンスの周波数特性を測定し、対策を施した例を紹介します。NanoVNAを使えば数十k~数百MHzの周波数範囲で電源インピーダンスを簡単に測定できます。

### 低電圧・大電流化により 電源回路のインピーダンスがより重要に

● **FPGA回路の電源ラインはどんどん低インピーダンスに**  
少し複雑なデジタル回路はFPGAを使って実現することが多くなっています。図1はFPGAを使う回路を概念的に示したものです。FPGAの電源は、規模が大きく高速化対応のデバイスほど多種類使用され、また、1V以下へと低電圧化が進んでいます。

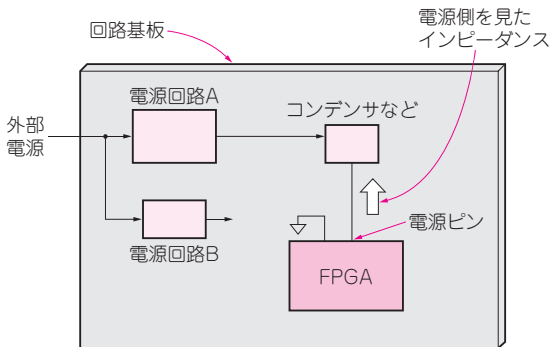


図1 FPGA回路は低電圧・大電流な低インピーダンス!  
FPGAは大規模化に伴って電源電圧が低くかつ電源ピンに流れ込む電流が多くなりインピーダンスが低下する。これにつながられる電源側はそれ以下のインピーダンスが求められる

● **電源回路はもっと低インピーダンスに設計する必要がある**

仮に、1.2Vで3A供給される電源ピンでは、電源ピンでのFPGA側のインピーダンスは0.4Ωとなります。このとき、その電源ピンから電源回路側を見たインピーダンス(電源側インピーダンス)が0.4Ωより大きい場合、FPGA回路動作が不安定になる場合があります。このインピーダンスをターゲット・インピーダンスと呼びます。ターゲット・インピーダンスは、FPGAを外して電源ピンでインピーダンスを測定することで得られます。

どこかの周波数でターゲット・インピーダンスを超えることがあるため、周波数ごとにインピーダンスを測る必要があります(図2)。そのため、実測にはネットワーク・アナライザが有効です。

通常の基板回路の電源系に入れる1μF程度のコンデンサは、数k~数十MHzの電源インピーダンスを低下させています。NanoVNAは数十k~GHzの帯域を測定できるので、電源インピーダンスで重要になる周波数範囲を測定できるといえます。

### コンデンサが特に要注意

● **どんどん増えるセラコンは電源ONで測りたい**  
デジタル回路の電源に入れるコンデンサは1μF

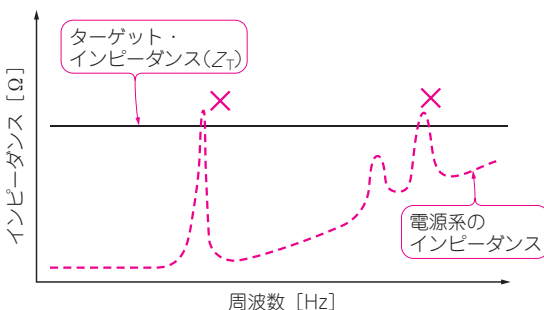


図2 電源回路はもっと低インピーダンスじゃないといけない  
電源ピンでの電源側のインピーダンスは、デバイスで決まるターゲット・インピーダンスより低いようにする