



第3章

ビアやパッドに一工夫! 高密度基板を量産できるメーカーのノウハウを拝借

全数一発動作! 量産メーカーの基板設計ノウハウ

石井 聡 Satoru Ishii

100枚を超える大量の基板を製作する場合は、たった1か所の部品実装ミスによって、膨大な時間と労力、そしてお金がかかります。特に、たくさんの部品が小さな基板に実装される高密度基板でのミスは痛恨です。本章では、部品実装ミスが1つでも減るプリント基板設計ノウハウを紹介します。(編集部)

【ベストアンサ①】リフロはんだ炉を通すと米粒チップ部品が浮いて未はんだ状態になります

● リフロはんだ工程で自動位置決めが期待できるセルフ・アライメント効果

プリント基板にチップ抵抗やチップ・コンデンサ(表面実装チップ部品)を実装する工程では、図1のように接続部(プリント基板上的パッド)にペースト状になったはんだ「クリームはんだ」を塗布し(印刷する、という)、そこにチップ部品を搭載して高熱の炉(もしくは高温環境)を通すことで、はんだ接合を行います。これを「リフロはんだ」と呼びます。

▶ 表面張力で位置が最適化される

リフロはんだで高温にさらされたとき、図2のようにクリームはんだが熱溶解して液状となり、パッドとチップ部品間で表面張力が生じ、**表面張力でバランスがとれた位置にチップ部品が位置決めされる**ようになります。これを「セルフ・アライメント効果」と呼び

ます。表面実装ICでも、同様な効果を期待することができます。

クリームはんだが載ったパッドに搭載したチップ部品の位置が少しずれていても、セルフ・アライメント効果により、適切な位置にチップ部品が「自動的に」位置決めされていくという便利な効果です。これによ

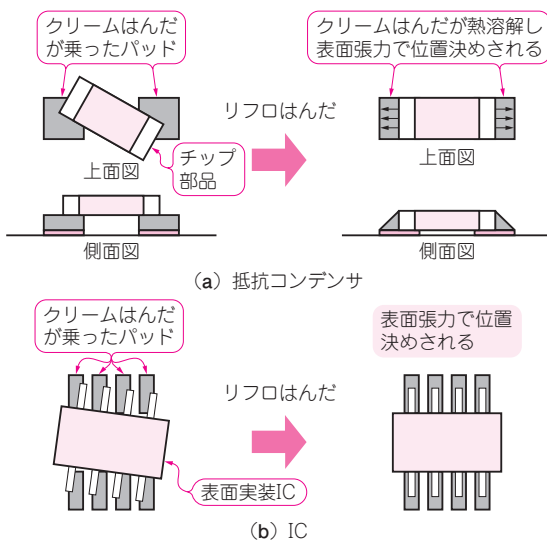


図2 リフロはんだ工程で期待できるセルフ・アライメント効果
部品を搭載していく工程で多少のずれがあっても問題なく実装できる

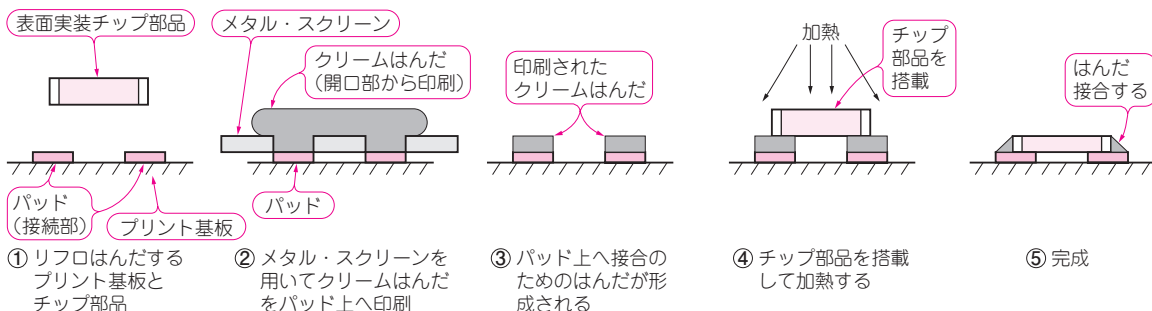


図1 多数の部品を一度に実装するリフロはんだ工程

小さな基板なら、何枚かを1枚の板のまま(面付け状態のまま)リフロすることで、一度に多数枚の部品を実装できる。量産向けの工法

【セミナー案内】実習・ARMコア内蔵FPGAのハードウェア開発入門～Xilinx社Zynq編
—— Lチカから高位合成による本格IPまで

【講師】小林 優 氏, 11/21(水)～11/22(木) 36,000円(税込み) <https://seminar.cqpub.co.jp/>