



## 第2章 映像のみのTMDSエンコーダを実装してディスプレイに映像を映す

# FPGAによるHDMI出力回路の実装事例

佐藤 達之 Tatsuyuki Sato

### FPGAへの実装方法の検討

本章では前章の内容を基に、**FPGAにTMDSエンコーダを実装してDVI-D出力した映像信号をHDMI対応ディスプレイに表示させる実験例**を紹介します。今回は学習/実験を目的として、映像を出力できる最低限のこと以外はすべて省略してしましましょう。

本章ではFPGAを触ったことがあることを前提として、FPGA開発ツールの操作などの説明は割愛してあります。これからFPGAを始めてみようという方は、本誌2021年2月号や3月号などから始めてみて、必要に応じて別の資料で情報を補完してください。

#### ● FPGAにおけるTMDSトランスミッタの実装方法の選択

FPGAからDVI-D/HDMI出力を行う回路構成にはいくつか選択肢がありますが、大まかに分類すると表1のようになります。また、表1をそれぞれブロック図で示すと図1のようになります。

#### (1) FPGAからパラレルRGBで出力して外部のエンコーダICに繋ぐ

LCDモジュールやアナログRGB用DACなど同様のロジックのままで、インターフェースすることができます。階調の増加に連動して信号ピン数も増加する

デメリットがありますが、転送レートを上げやすく、DHCP対応などが簡単になることから、製品化においては最も一般的な方法の一つです。簡単な反面、自由度は限られるため、エンコーダ自体の実験や開発を行う場合には、できることの範囲が狭くなります。

#### (2) FPGAのGHz帯域トランシーバで出力を行い、必要があれば外部でレベル変換を行う

比較的高い解像度までカバーできますが、廉価なFPGAデバイスには機能がない場合が多いです。TMDSを直接駆動できない場合は、外部のレベル変換ICなどによってTMDSに変換を行います。

#### (3) FPGAの汎用I/Oピンを直結する

サポートするデバイスがザイリンクス製に限られますが、差動信号では珍しく3.3VのI/O電源で動作します。評価/学習向けのFPGAボードはI/O電圧が3.3Vに固定されたものが多いため、ボード選択の幅が広がります。通信速度は(1)や(2)より劣りますが、バリューラインのFPGAでも1GHz前後の速度が出せるものがあります。

FPGAのI/Oピンとコネクタを直結してしまうと、電気的な問題(後述のコラム2参照)が生じる場合があるため、バッファICを介在させるなどの対策が必要になることがあります。TMDSバッファとしては、HDMIリピータやHDMI切り替え器なども利用できます。

表1 FPGAにおけるDVI-D/HDMI出力の実装方法の種類

実装番号	TMDSエンコーダ	利用するFPGA内蔵ドライバ機能	FPGA外部に用意するドライバ	伝送速度上限(1レーンあたり)	問題点
(1)			外部HDMIトランスミッタ(パラレル接続)	数Gbps	多くのI/Oピンが必要
(2)	FPGA内部	GHz帯域トランシーバ	なし/TMDSレベルシフタ	数Gbps	廉価FPGAデバイスでは機能を持たないものが多い
(3)	FPGA内部	汎用I/O, TMDS	なし	1Gbps程度	サポートするデバイスが限定的, 流入電流の危険性がある
(4)	FPGA内部	汎用I/O, 任意の差動信号	TMDSレベルシフタ	1Gbps程度	安価なFPGAボードでは電源要件を満たさないものが多い, 外部バッファが必要
(5)	FPGA内部	汎用I/O, シングルエンド信号	簡易レベル変換	300MHz程度	伝送速度が低い