



## 第1章 基本的なI/O規格とLEDやスイッチの接続方法いろいろ

# FPGAと周辺デバイス接続の基本

井倉 将実 Masami Ikura

ここでは、FPGAのI/O端子に外部デバイスを接続する方法を説明します。まずFPGAの基本的なI/O規格について説明した後、LEDやスイッチを接続する各種方法について説明します。

### FPGAの基本I/O規格

#### ● デジタル回路の信号規格

物理的な素子と素子を接続することを「インターフェースする」といいます。FPGAのI/Oピンに、LEDやスイッチ、ほかのデジタルLSI(マイコンなど)を接続する場合には、I/Oピンのインターフェースを理解する必要があります。デジタル回路であれば、何でもかんでもつながるわけではありません。そこには信号規格が定められており、それに準じた信号を出力し、準じた範囲の信号を入力できなくてはなりません。

デジタル回路で使われる信号規格には、まずは74シリーズICで使われてきたTTL(Transistor Transistor Logic)があります。電源電圧には5Vが使われます。さらに4000シリーズや74シリーズとの互換性を考慮した74HCシリーズで使われてきたCMOS(Complementary Metal Oxide Semiconductor)があります。

そして半導体技術の進歩に伴い、電源電圧および信号電圧を低電圧化する必要が出てきました。初期は3.0Vやより低電圧な規格の提案もあったようですが、現在まで残り主流となっているのが、TTLを3.3Vで動作させるLVTTTL(Low Voltage TTL)と、CMOSを3.3Vで動作させるLVCMOS(Low Voltage CMOS)です。

#### ● TTL/CMOSの電気的特性

TTL/LVTTTLやCMOS/LVCMOSは、入出力する信号の電圧レベルで、どのような電圧まで保証されているかということが規定されたI/O規格です(表1)。

例えばLVTTTLとLVCMOSとでは、信号入力時の規定に大きな違いがあります(図1)。3.3VのLVTTTL

表1 I/O規格で規定されている電圧の例

記号	意味	TTL/ LVTTTL	CMOS		単位
			CMOS (5V)	LVCMOS (3.3V)	
$V_{OH}$	Hレベル出力の最低電圧	2.4	$V_{DD} \times$ 約90%	4.5	V
$V_{OL}$	Lレベル出力の最高電圧	0.4	$V_{DD} \times$ 約10%	0.4	
$V_{IH}$	Hレベル入力の最低電圧	2.0	$V_{DD}/2$	2.5	
$V_{IL}$	Lレベル入力の最高電圧	0.8			

TTL/LVTTTLの入力で、0.8~2.0Vの電圧の信号が入力されると、Hレベルとして判定されるかLレベルとして判定されるかは不定

CMOS/LVCMOSの入力では、電源電圧の半分の電圧がH/Lレベルの判定の境目となる

は、入力電圧が2.0V以上のときにHレベル( $V_{IH}$ )、0.8V以下のときにLレベル( $V_{IL}$ )と判断します。これに対して、LVCMOSは、1.65V( $V_{DD} \times 50\%$ )より上のときHレベル、下のときLレベルと判断します。

例えば、外部からケーブルを伝わってきた信号の振幅が減衰して入力コネクタのところで1.5Vだったとします。LVCMOSの入力ピンでは「Lレベルである」と認識されます。しかしLVTTTLでは、HレベルでもLレベルでもない、「不安定な値」になってしまいます。

LVCMOSの出力信号は、Hレベルが $V_{DD}$ の90%、Lレベルが $V_{DD}$ の10%を保証できるような電圧が出力されます。LVTTTLの出力信号は、LVCMOSほどしっかりと電源電圧の範囲まで振られないのが普通です。

#### ● 異なるI/O規格のデバイスをつなぐと不具合が...

出力側と入力側のI/O規格が異なると、不具合を招く可能性があります。LVCMOSの出力信号ならLVTTTLの入力ピンに接続できますが、LVTTTLの出力信号をCMOSの入力ピンに接続すると、正しく信号が伝達できないことがあります。ここでは注意が必要ないくつかの例を紹介します。

##### (1) H/Lレベル判定のしきい値の違い

一昔前の製品は、5Vの電源電圧で駆動する半導体