

## 第4章

# バス配線の信号レイアウト設計

配線パターンなどレイアウト設計の難易度は、単に信号周波数だけでは決まりません。例えば、GHzを超えない数百MHz程度の信号は、1対1接続となり、受信端終端もあるので、意外と問題は起きません。

周波数が100 MHz以下と低くても、1つの信号を複数のICに接続するバス配線のほうが、信号波形が乱れやすく設計の難易度が上がります。

信号保証するためには、回路図の段階、遅くとも、レイアウトの途中でシミュレーションし、ダンピング抵抗の適切な配置などの信号設計を行う必要がでてきます。

本章ではバス配線を題材に、基板レイアウトが完全に決まっていない段階でシミュレーションする方法と、信号波形を保証する手段を解説します。 (編集部)

### もっともデリケートで難しいレイアウトは1対多数のバス配線

#### ● 1対多数のバス配線はDDRよりよっぽど難しい

30 M ~ 60 MHzをできるだけ多くのデバイスを接続して動かすバス配線は、信号設計で最も難しいと思っています。私も、自分以外の人がどう設計しているのかをよく知りません。おそらく、まともに設計できるスキルを持っている人はほとんどいないと想像しています。

66 MHzのバス配線は、個人的には400 MHz(800 Mbps)などとは比べ物にならないくらい難しいのです。

▶ 400 MHzのDDR配線はシミュレーション内のパラメータがすべて分かっている

400 MHzのDDRの信号なら、前章で解説したレイアウト前のシミュレーションなど簡単です。ドライブ能力は分かっていますし、配線は1対1なので、シミュレーション的に不明なところはありません。そのうえ、受信側で終端している信号だから、安定度抜群。あくびがでるくらいの難易度です。

▶ バス配線は不明な要素が多くて難しい

それに対してバス配線は、ドライブ能力を落とさないためにはダンピング抵抗を入れないし、ダンピング抵抗を入れないと波形が整えられません。基板面積の制約があると、ダンピング抵抗を入れるにしても最小限の個数にしなければならず、最も効果的なポイントと定数を見つけ出さないとはいけません。

しかし、実際の基板レイアウトを見てシミュレーションをするわけにはいかないので、各パラメータは明確になっていません。基板レイアウトの途中で、レイアウトの作業を止