

第2章

ビア、スタブ、パッド、誘電率を最適化して  
高速信号を上手に導く

鍵はインピーダンス・コントロールと  
クロストーク対策

プリント基板に高速信号伝送を導入する場合に必要な設計技術を紹介し、28 Gbpsのシリアル伝送に必要な、ビア・スタブやクロストークの抑制方法についても解説します。

高速ではない通常のプリント基板設計との違いを示します。低周波と高周波の損失の差が大きくなるため、ISI(Inter Symbol Interference: シンボル間干渉)によりアイは閉じる傾向になります。回路図にない電氣的成分(LやC)の影響が問題になります。インピーダンス・マッチングだけではビアなどのスタブの影響をカバーできません。高速信号線数の増加、高密度/多レーン構成になると、クロストークの問題が顕在化します。

透過特性の確保が最重要

最初に、プリント基板の高速シリアル伝送部分の設計の基本を紹介します。ここで想定する系は図1のように、送り側の半導体Txと受け側の半導体Rxがあり、この間にプリント基板の信号用導体やコネクタ、ケーブルが介在します。

この設計を行う際に考慮すべきことは、おもに次の3点です。

- (1) 伝送路全体の特性インピーダンスを半導体の内部の終端と合わせること、いわゆるインピーダンス・コントロールを行う
- (2) 伝送損失の最小化(インピーダンス・コントロールとも関連する)
- (3) 5 Gbpsなどある程度的高速になると、送り側と受け側の半導体がディエンファシスやイコライザなどの波形補正機能をもつため、これを加味したプリント基板材料を選択する

● 特性インピーダンスのコントロール

一様な配線については、断面構造から計算式で概算できますが、プリント基板の絶縁層(ガラス・エポキシ、一般FR-4など)の比誘電率 $\epsilon_r$ として材料メーカーのカタログ値を用いると(例えば一般FR-4の場合、4.5@1 MHzや4.2@1 GHzなど)、実際の仕上がりとは異なる値となります(図2)。

また、シミュレーション・ソフトウェアについても同様です。この実測と計算との差異については、これが生じないように、基板メーカーが入力パラメータを事前に検証することが現実的と思います。

信号配線のある特性インピーダンスにするためには、絶縁層の厚みや配線の幅(差動の場合は間隙)について、複数の選択肢があります。表層の絶縁層厚みが0.08、0.22、および0.35 mmの3種類の場合について、差動インピーダンス( $Z_{diff}$ )が100  $\Omega$ 、コモン・モード・インピーダンス( $Z_{com}$ )が35  $\Omega$ となる配線幅と間隙を求め、この場合の差動伝送(オッド・モード)での伝送損失をシミュレーションした結果を図3に示します。

まず、この図の見かたを説明します。一覧表については、絶縁層厚みHが0.08 mmのときは配線幅0.10 mm、配線間隙0.14 mmの場合は、 $Z_{diff}$ が100  $\Omega$ となり、 $Z_{com}$ が35  $\Omega$ になります。同様に、絶縁層厚みが0.22 mmのときは線幅0.30 mm、間隙0.30 mm、厚み0.35 mmのときは線幅0.50 mm、間隙0.40 mmの場合に、同様の特性インピーダンスとなります。

絶縁層が厚く、配線幅が太いほど、伝送損失を小さくできます。しかし、配線を配置するためのスペースがより多く必要になることや、差動対を構成するPチャネルとNチャネルとの間のスキュー(時間差)が大きくなる問題があります。この場合は、次に示す2種類が現実的と思われます。

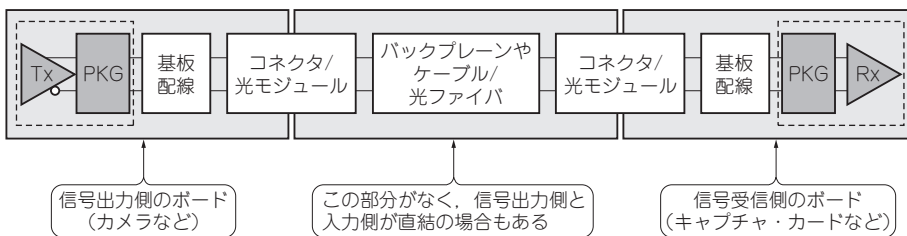


図1 高速シリアル伝送の構成図