



## 最新/製造中止品から海外製まで、 正しくモデルを見極め&フィッティング プロに学ぶ オンライン電子部品モデリング講座

### 第6回 ゲート・ドライバICのモデル作成② モデリングの手順と電気的特性のチェック

落合 忠博 Tadaihiro Ochiai

本連載では、無償の回路シミュレータLTSpiceで利用できるSPICE用の電子部品モデルの見極め方や作り方を、オンライン・セミナーを交えて解説していきます。

前回は、回路モデリングの題材となるゲート・ドライバICに組み込む機能や電気的特性を解説しました。

今回は、図1に示すゲート・ドライバICの回路モデリングの手順を説明します。

ビデオ会議アプリZoomを利用したオンライン電子部品モデリング・セミナー開催

●日時：2021年1月15日(金)20:00～21:00

●講師：落合 忠博 参加費：無料(100名まで)

参加希望者は、タイトル部にアクセスして登録を行ってください。

### 回路モデリングの手順

#### ■ 全体を3つのブロックに分割する

ゲート・ドライバ・モデルの回路を図2に示します。全体を3つのブロックに分割して、出力部、ロジック部、

入力部の順番にモデリングしていきます。

ゲート・ドライバは、大きな負荷容量を駆動する回路です。大容量負荷を駆動する場合、単一のバッファ(ドライバ)で駆動するのではなく、徐々に駆動力の大きいバッファを接続して、ドライバ自体の駆動力を大きくしていきます。これをバッファリングといいます。そのため、負荷容量に近いバッファ(ドライバ)から駆動力を決めていくのがドライバ回路の設計手順となります。モデルの場合も同じ手順で各ブロックの特性を決めていきます。

#### ■ [STEP1]: 出力部のモデリング

##### ● 出力部の構成

出力部の構成ですが、図2ではFETで構成されたドライバ(以下、FETドライバ)とこれらを駆動するためのロジック素子で構成されています。ロジック素子は、図1のインバータとAND(NAND)ゲートです。モデルも同様の回路構成で作成しています。

##### ● MOSFETのモデル化

##### ▶ シンボル設定

図2では、HO端子側(ハイ・サイド)とLO端子側(ロ

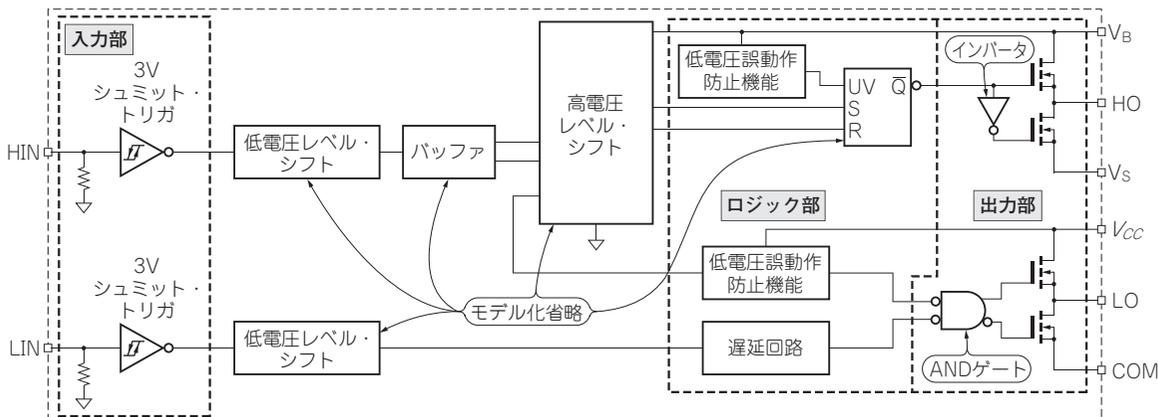


図1 ゲート・ドライバIC IR2011(インフィニオン・テクノロジーズ)の回路モデリングの手順を解説する回路モデルは、入力部、ロジック部、出力部に分割した