

基板CADで今どき電子工作コーナ



LTspiceやKiCadで始めよう!

世界中のパーツを動かしてカッコいいハードウェア作り!

誰でもキマル! プリント基板道場

34 成功間違いなし! BGA配線 10の基本ルール φ0.5×1mmピッチ×200ピン超! 超高集積ハイエンド基板設計の登竜門

善養寺 薫 Kaoru Zenyouji

写真1に示すのは、インテル(旧アルテラ)製の CycloneIV FPGA(EP4CE15F17C8N)です。本稿では、本ICを例に、200ピン超のBGA(Ball Grid Array)配線の基本ルールを解説します。

基板CADにはDipTraceを使用しましたが、他の安価・無償CADでも利用できます。

格安プリント基板製造業者PCBWayに依頼する場合、デザイン・ルールの制約から256ピンのBGAパッケージICならばプリント基板の製作が可能です。高機能なBGAパッケージICを搭載したハイエンドな基板製作に挑戦してみませんか。〈編集部〉

1 パッドの隙間にビアを開ける場合、 最小サイズはビア径0.6mm/穴径0.3mm

図1に示すようなBGAパッケージを搭載する場合、BGAのパッドの隙間にビアを打たなくてはなりません。このビアは小さいほど設計は楽ですが、デザイン・ルール上はそうはいきません。

BGAパッケージもどんどん小型化しています。そのため、数ある製品の中からプリント基板製造業者のルールに適合するパッケージの製品しか使えない制約が発生します。

図2に示すのは、ビア・配線幅・クリアランスの関係です。

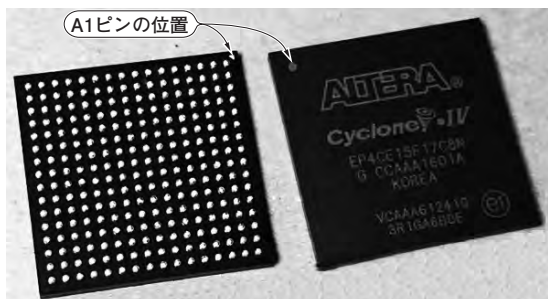
格安プリント基板製造業者のデザイン・ルールはほとんど同じです。中国のPCBWayを例にすると、最小ドリル径は0.3mm、アニューリングは0.15mm(6mil)です。つまり、ドリル径0.3mm、ビア径0.6mmが最小サイズです。

2 パッドから配線を引き出す場合、配線幅/ クリアランスの最小サイズは0.15mm

BGAパッケージのパッドから配線を引き出すときは、パッド間に配線を通します。配線幅やクリアランスが小さいほど設計が楽ですが、実際の制約上は配線幅とクリアランスともに0.15mm(6mil)です。つまりパッド間は0.45mm以上が必要です。

厳密な話としては、6milは0.1524mmです。ガーバ・データ出力時の小数点精度に関わらず、プリント基板製造業者のCAM(Computer Aided Manufacturing)チェックで0.15mmを6milとするか、0.152mmを6milとするかで別れているようです。0.152mmとして設計しておく方が無難です。

多くの基板製造業者では配線幅とクリアランスは追



(a) 底面側

(b) 表面側

写真1 例題のBGAパッケージIC…φ0.5パッド、1mmピッチ、256ピンのCycloneIV FPGA(インテル)

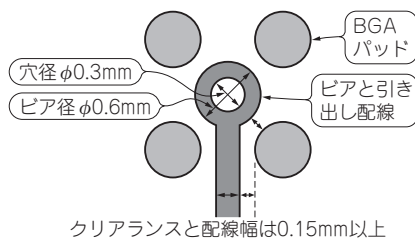


図1 設計に使用した256ピンのFBGA(FineLine Ball-Grid Array)は、パッド間が1mmあるため配線を通しビアを配置できる
参考文献 <https://www.intel.com/content/dam/www/programmable/us/en/pdfs/literature/ds/pkgds.pdf>, pp.95-96

【セミナー案内】[講師実演] 装置におけるシールド/グラウンド設計法 [講師による実験実演付き]

——ノイズに強い電子装置を開発するための基礎知識と実務への展開

【講師】 斉藤成一氏, 4/18(土) 20,000円(税込み), <https://seminar.cqpub.co.jp/>