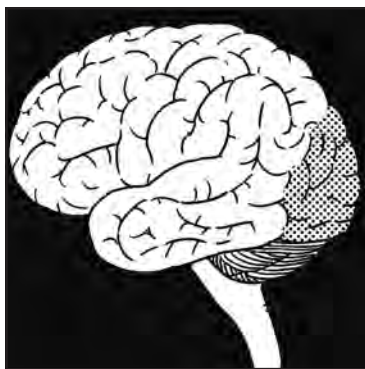


短期連載



クロック周波数1/26で演算時間1/19! 3600並列ニューロン回路が欠陥を自動検出 自力で学習する 大脳視覚野AIチップの製作

第2回 学習スピード対決! ソフトvsハード ～FPGAスタータキット ZedBoardで実証実験～

安永 守利 Moritoshi Yasunaga

前回紹介した色の学習は、ベクトルの次元数が3、ニューロン数が900程度と少なく、通常のパソコンでも数秒で計算が終わります。

実際の応用では、ベクトルの次元数が数百の大規模なベクトルになり、ニューロン数も1万以上になります。ソフトウェアで1つ1つ逐次計算するパソコンでは時間がかかりすぎて使えません。

SOMなら並列性の高い処理で構成されているため、FPGAを使って演算回路を並べて同時に実行すれば計算を高速化できます。

今回は、ZynqというArmプロセッサ搭載のFPGAにSOM回路を実装して、パソコン(i Core 7@3.7 GHz)と、その処理能力を比べてみます。本稿で紹介したSOMのサンプル・プログラムと学習データは、本誌Webサイトからダウンロードできます。

<https://toragi.cqpub.co.jp/tabid/927/Default.aspx>

並列処理で学習を高速化

● SOMのベクトルとニューロンの並列性を活かす
SOMがもつ次の2つの並列性を利用した計算回路をFPGAに実装します。

(1)ベクトルの要素ごとの計算の並列性

(2)ニューロンの並列性

(1)は、ベクトルの次元数(要素数 n)と同じ数の演算器を作って、各ニューロンのベクトルを計算するということです。並列度は n です。

(2)は、 m 個のニューロンを m 個のハードウェアで作るという考え方です。各ニューロンが同時に動くので、逐次計算より m 倍速くなります。並列度は m です。

これで、並列計算が可能な部分はトータル $m \times n$ の並列度で、SOMの学習計算を高速に実行できます。

● 16ビットの固定小数点演算とする

パソコンでSOMの計算をするときは、浮動小数点演算で処理します。FPGAでハードウェア化する場合は、浮動小数点演算より消費するロジック回路はる

かに少なくて済む固定小数点演算が有利です。

SOMやディープ・ラーニングをはじめとするAIは、固定小数点で十分な性能が得られます。浮動小数点演算が必要な処理は一部です。そこで、一部の計算を除き、16ビットの固定小数点演算器でSOMの演算回路を構成します

ビット幅はアプリケーションによりますが、通常は16ビットで十分です。必要があれば、ソフトウェアで事前に検証するとよいでしょう。

● FPGA入門キット ZedBoardでSOMチップを作る

FPGAに並列に動くSOMのハードウェア演算回路を実装して、学習計算がどのくらい高速化されるのかを見てみます。

実験には、SoC型FPGA Zynq-7000(XC7Z020, ザイリンクス)を搭載する評価ボード ZedBoard(写真2)を使います⁽¹⁾。図6にZedBoardのブロック図を示します⁽²⁾。

利用が広がっているSoC(System on Chip)型のFPGAは、組み込みCPUコア(Armプロセッサなど)

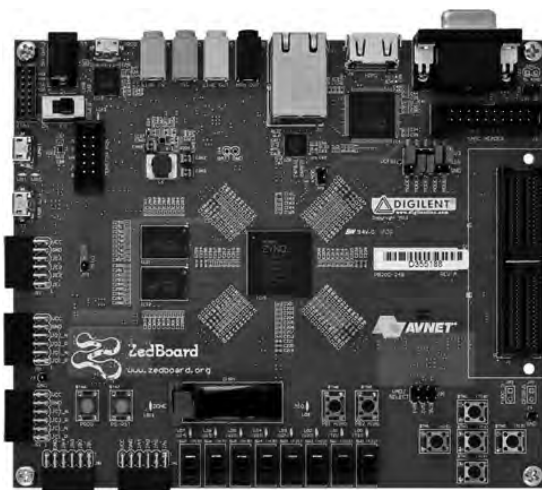


写真2 SOMをスタータキット ZedBoard上のFPGA Zynq 7000 (XC7Z020)に実装して動かしてみる

【セミナー案内】[実習セミナー][演習あり] 実習・Armコア内蔵FPGAのハードウェア開発入門～Xilinx社Zynq編
――Lチカから高位合成による本格IPまで
【講師】小林 優氏, 4/21(火)～22(水) 37,000円(税込み), <https://seminar.cqpub.co.jp/>