

第6章 記憶を司るコンピュータの「海馬」

[レベル3B] 順序回路の実験

本章では、基本的な論理ゲートを使って「順序回路」(sequential circuit)を作ります。順序回路とは、出力が「現在」および「過去」の入力によって決まる回路を指します。過去の入力状態を出力に反映させられるので、「記憶回路」(memory)として使えます。このような特徴は、前に紹介した「組み合わせ論理回路」にはありません。

■ 記憶回路の基礎

● 1ビットの記憶回路

これから、順序回路の基本要素である「フリップ・フロップ」および「ラッチ」について解説します。フリップ・フロップやラッチは、1ビットの記憶回路です。これらと各種の論理ゲートを組み合わせることで、複雑な順序回路を構築できます。後で設計するCPUの「レジスタ」や「ステート・マシン」は順序回路の代表例ですが、これらもフリップ・フロップと組み合わせ論理回路で構成されています。

● フリップ・フロップの系統図

図1に、本章で紹介するフリップ・フロップおよびラッチの系統図を示します。最も簡単な「SRフリップ・フロップ」から始めて、最終的に「エッジ・トリガ動作、非同期リセット付き」の各種フリップ・フロ

ップを作ることを目指します。ぜひ、実際に付録基板を使って実験しながら読み進めてください。

■ フリップ・フロップの原型

図2のように、2つのNOTゲートをつなぎ合わせた回路を考えます。この回路は、図2(a)あるいは図2(b)の状態と安定します。入力信号が無くても出力状態を「保持」できるので、この回路は一種の「記憶回路」とは言えます。

図2の回路のように、2つの安定状態(出力“Q”が“1”の状態と、“0”の状態)をもつ回路のことを「フリップ・フロップ」(flip flop)あるいは「双安定マルチバイブレータ」(bistable multivibrator)といいます。

なお、図2の回路の安定状態は電源を投入した直後に決まり、それ以降はコントロールできません。そのため、記憶回路としては使いづらいところがあります。

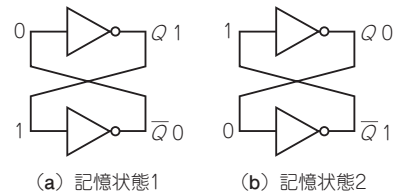


図2 2つの安定状態(記憶状態)をもつ回路

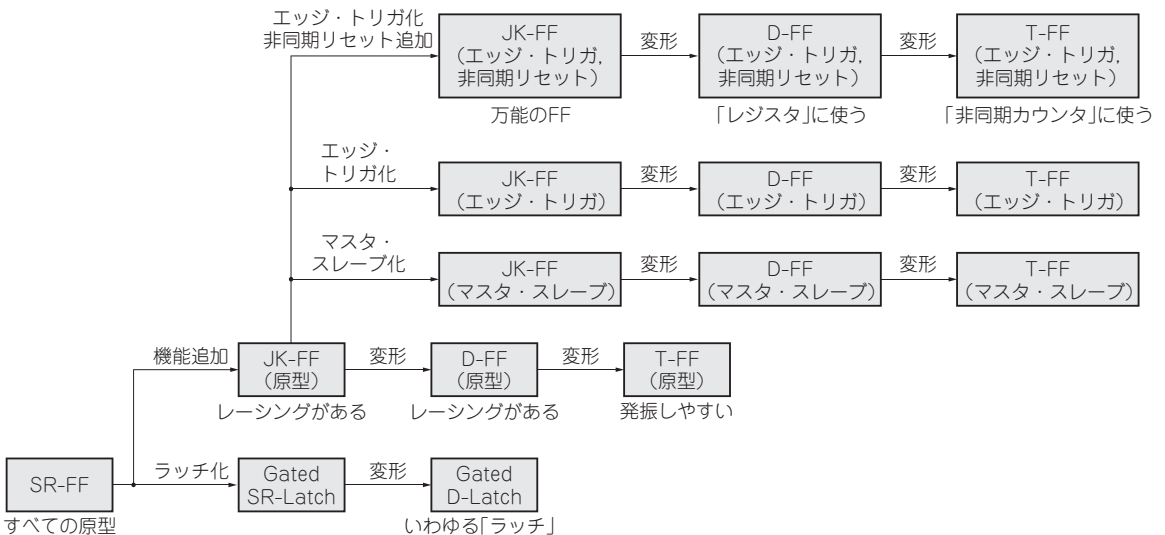


図1 本章で紹介するフリップ・フロップの系統図

【セミナー案内】[実習セミナー] 実習・CMOSイメージ・センサの性能評価、画像処理の基本を体験
 — 性能の本質を理解し、画像データ処理の初歩を身につける
 【講師】米本和也氏、4/25(土) 27,000円(税込み)、<https://seminar.cqpub.co.jp/>