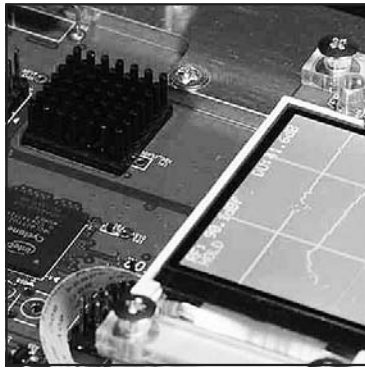


●本連載のSDRキット「FMDDC-3」の問い合わせ先  
 thayashi@ta2.so-net.ne.jp  
 ●本連載講師によるセミナー開催  
 【開催日】2019年1月20日 【場所】CQ出版社(東京・千石)

連載

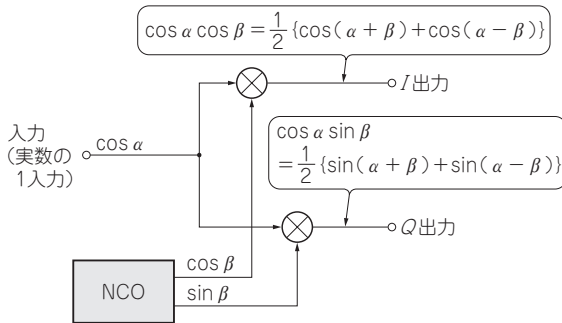


ミキサ/フィルタ/周波数コンバータ…  
 RF信号処理ロジックの作り方がわかる

# ダイレクト・サンプリング FM SDRの製作

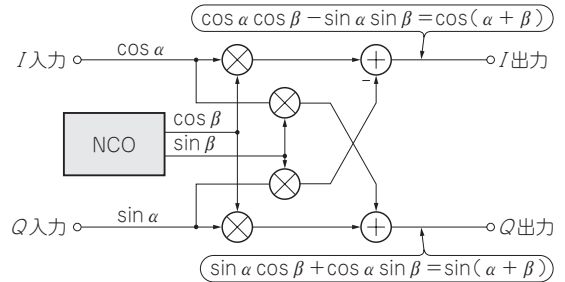
## 第3回 超低ひずみNCOの設計

林 輝彦 Teruhiko Hayashi



周波数シフトとともに複素化も行う。入力信号とNCOの周波数の加算と減算成分が生まれる

(a) 入力信号が実数の周波数コンバータ



入力信号とNCOの出力信号の周波数の加算成分が生まれる

(b) 入力信号が直交する2相信号 (I信号とQ信号)の周波数コンバータ

図1 NCO (Numerically Controlled Oscillator)はSDRの周波数変換に利用されている

SDRの入口では、RF信号の周波数を下げる処理が行われている。NCOには、正確に直交する2相のひずみの少ない正弦波信号を生成する性能が求められる

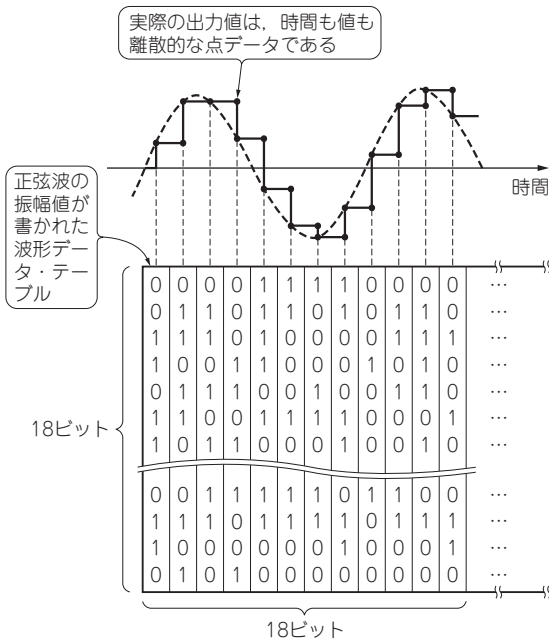


図2 正弦波のデータが格納された「波形テーブル」

● できるだけ乗算器とメモリを使わず、低ひずみなNCOを作る

SDRは、内部で正弦波を発生させて、RFアナログ信号をA-D変換して得たデジタル・データの周波数を変換します(図1)。この正弦波発生回路をNCO (Numerically Controlled Oscillator)と呼びます。SDRの多くは図1に示す2出力型で、位相差がピッタリ90°の2つの正弦波を出力するNCOを内蔵しています。

NCOは、低ひずみであることに加え、受信周波数と同じくらい高い周波数で動くことが求められます。NCOの実現方法はいろいろですが、FMDDC-3のNCOは、2個のROMに書いた波形テーブル(図2)と乗算器と加算器を使った加法定理計算回路で構成するタイプです(図3)。スリムな正弦波テーブルを作るために、LSB用とMSB用の2個のROMを使う関係で、加法定理計算回路が組み合わされています。このNCOは、FPGAに実装するタイプとしては従来からある標準的な構成です。

乗算器とROMをたくさん備える大規模FPGAは価格が高くなるため(表1)、波形テーブルをできるだけ