

第4章 雑音から微小信号を拾い上げる
シグナル・プロセッサのメカ研究

**フルデジタルAMラジオ
の回路パーツを1つ1つ動かす**

加藤 隆志 Takashi Kato

単なるフィルタリングや演算だけでなく、帯域や分解能をダイナミックに調節して、 μV オーダ、MHz級の信号を雑音から拾い上げる処理ができるデジタル信号処理マシン。SDRには、第3章 図1に示すような回路が組み込まれています。

本稿では、SDR Block AM-TG1のMAX10 FPGAに書き込まれているSDR信号処理ブロックのなかでも特徴的な「NCO」と「CICフィルタ」に焦点を当てて、その動作を考察します。PWM回路は、音を出す実験に便利な回路なので採り上げました。ミキサや自乗回路、平方根回路は、通常のデジタル信号処理マシンにも利用されている特別な回路ではないので説明は省きます。 **〈編集部〉**

■ NCO(Numerically Controlled Oscillator)ブロック

- 任意の周波数の信号を生成できる論理演算発振回路
NCOは、数値演算によって、周波数や位相、振幅などを設定できる論理発振回路です。

アナログ回路では電圧によって発振周波数に変化するVCO(Voltage Controlled Oscillator)と呼ばれる回路があります。NCOは、FPGA内部にデジタル回路で構成されており、正弦波を数値で出力します。

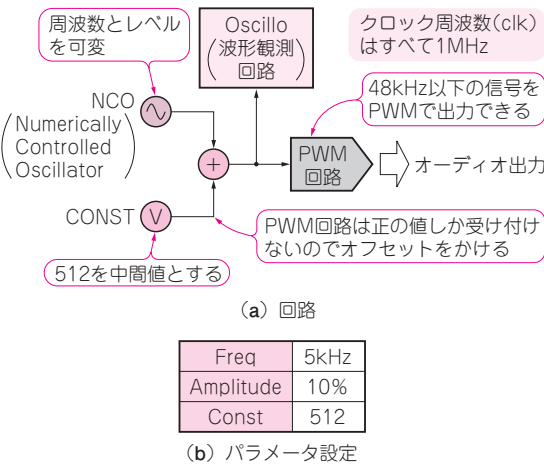


図1 数値演算発振回路 NCOブロックの音を聞く接続
PWMブロックは正の信号しか受け付けないので、NCOが出力する正負のデータに直流オフセットを加える

NCOの実体はsin関数です。sin θ の θ をクロックごとに増加させていくと、NCOは正弦波を出力します。周波数は、1クロックあたりの θ の増加量で決めることができます。

AMラジオ用なので、本器のNCOの周波数分解能は1kHz程度に設定しています。1つのAM放送局に割り当てられる帯域は15kHz程度なので、周波数設定の分解能は1kHzで十分です。

1Hz単位の分解能をもつNCOを設計することも十分可能ですが、FPGAの回路規模が大きくなるため制限しています。

最大発振周波数は、NCOに入力するクロックの半分です。本器では、MAX10に内蔵されたA-Dコンバータの性能(1MSPS)に合わせて、扱えるクロックの上限を1MHzにしました。つまり、MAX10に作り込んだNCOの基本仕様は次のとおりです。

- 発振周波数範囲：1k ~ 500kHz
- 最小分解能：1kHz/ステップ

Appendix 6で紹介する、SDR Block HF-TG1では、FPGAのサイズに余裕があるため、最小分解能は5Hz、最高発振周波数は30MHzです。

● NCOの音を聞く

図1に示すのは、NCOの出力信号をPWMブロックに直接入力して、音を聴けるようにした回路です。

NCOが出力するデータは符号付きで、0を中心に交

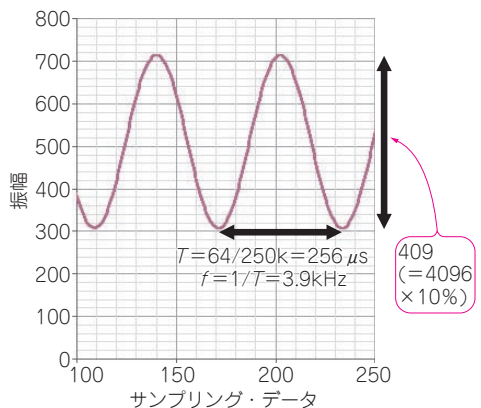


図2 図1の回路を動かして観測したPWMブロックの入力信号
Oscilloブロックに加えるクロック周波数は250kHz

【セミナー内】 実習・マイコンC言語の書き方～超入門～ビギナ応援企画！ [学習マイコン基板キット付き] —— 国産16ビット・マイコン搭載ボードでマイコン&C言語の基礎を学ぶ【講師】 鹿取 祐二 氏、8/25(土) 30,000円(税込み) <http://seminar.cqpub.co.jp/>