

フルデジタル無線機実験キット TRX-305A の徹底活用

① SH-2からFPGAとDSPに実行コードを書き込む

西村 芳一 Yoshikazu Nishimura

この連載では、9月号の特集記事をフォローしていきます。今回は、メイン・ボードTRX-305MBで全体をコントロールしているマイクロプロセッサSH-2(HD64F7144V50)の働きについて、特にFPGAとDSPの実行コードをロードする機能を中心に解説します。

FPGAのコンフィギュレーション手順

FPGAは設計したネット情報をダウンロードして初めて、目的の動作をします。この作業をコンフィギュレーションと言います。普通は、シリアル・インターフェースのフラッシュ・メモリを接続し、アクティブ・シリアル・ブートという手順を使います。

● パッシブ・シリアル・ブートでコンフィギュレーション

TRX-305MBでは、図1のような接続のパッシブ・シリアル・ブートでコンフィギュレーションします。FPGAのコンフィギュレーション・データはSH-2内のフラッシュ・メモリに書き込まれており、それを

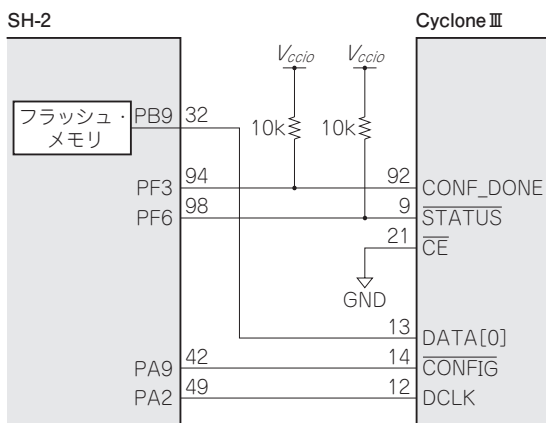


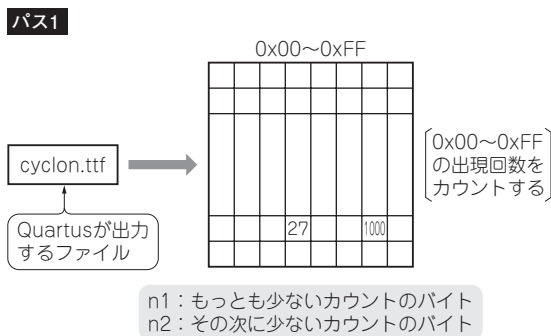
図1 パッシブ・シリアル・ブートでコンフィギュレーションするときの接続

SH-2の同期シリアル通信を使ってダウンロードします。SH-2は、USBインターフェースでパソコンにつながっています。そのため、FPGAを新しく設計したデータで書き換えるには、USBからSH-2にダウンロードすることで書き換えができるようにしてあります。専用のFPGA書き込み器は不要です。

● コンフィギュレーション・データの圧縮

SH-2のフラッシュ・メモリは256 Kバイトありますが、手の込んだFPGAやDSPの設計をすると、コードが膨らみ、その領域では足りなくなる可能性があります。そこで、Cyclone独自の圧縮アルゴリズムに加えて、独自にデータ圧縮をしたあとでダウンロードしています。

圧縮アルゴリズムは、図2に示すように2パスにな



バス2

- ① ゼロの圧縮
0x00, 0x00, 0x00, 0x00, 0x00
→ n1, 0x05と2バイトに圧縮
n1が出たら → n1, 0xFFに変換
- ② ゼロ以外の連続コードの圧縮
0x0A, 0x0A, 0x0A, 0x0A, 0x0A
→ n2, 0x05, 0x0Aと3バイトに圧縮
連続するバイト数
n2が出たら → n2, 0xFFと2バイトに変換

図2 FPGAコンフィギュレーション・データの圧縮方法