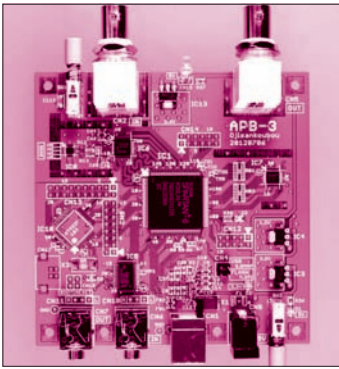


大量のI/Qデータを 必要最小限に減らす 「CIC デシメーション」

酒井 和広 Kazuhiro Sakai



FPGAを使ったソフトウェア・ラジオでは、A-Dコンバータのサンプリング周波数そのままデータを加工するのではなく、通常**デシメーション**と呼ばれる「データの間引き」を行い、データ・レートのダウンサンプリングを行います。この間引きの後で、高周波をカットしたり、周波数特性を補償したりするフィルタリングを行います。

間引きの定番は積分フィルタとくし形フィルタを組み合わせた**CICフィルタ**です。このフィルタはサンプリング・データ量を減らして計算量を減らすほかにも、サンプリング分解能を良くする効果があります。

本章では、図1のようにFPGA基板上でデシメーションの定番CICフィルタを使って間引きの効果を試し、その原理を解説します。

不思議！ICの性能より 分解能が良くなる

CICフィルタを使うデシメーションには以下のメリットがあります。

- 効能1…信号処理の計算量を減らせる
- 効能2…A-DコンバータICのもつ分解能より高い分解能が得られる

● 効能1…信号処理の計算量を減らせる

100 MspsのA-Dコンバータを使いラジオを製作する場合、最終的には音声帯域の信号が必要なわけですから帯域は数百kHzもあれば十分です。音声にMHz以上の帯域を用いるのは無駄でしかありません。そのためにデシメーション(データの間引き)を行います。デジタルでソフトウェア・ラジオの受信帯域幅を決めるローパス・フィルタを設計する場合、信号のデータ・レートが低ければ低いほど規模が小さくて済み、必要なリソースが減ります。また、データ・レートが低ければデシメーション以降のIIRフィルタやFIRフィルタの計算回数を増やせる(タップ数を増やせる)ため、特性の良いフィルタが作れるようになります。計

算量も減るため丸め誤差が少なくなります。

● 効能2…A-DコンバータICの分解能が上がる

十分なデシメーションを行えば、実効分解能をA-Dコンバータのビット数より大きくすることも可能です。デシメーションでは折り返しノイズと呼ばれる不要なノイズを発生しますが、移動平均フィルタであるCICフィルタでこれを除去します。このデシメーションには、A-Dコンバータの入力におけるノイズがホワイト・ノイズならば、1/4のデシメーションのたびに実効分解能は1ビット増加するという特徴があります。

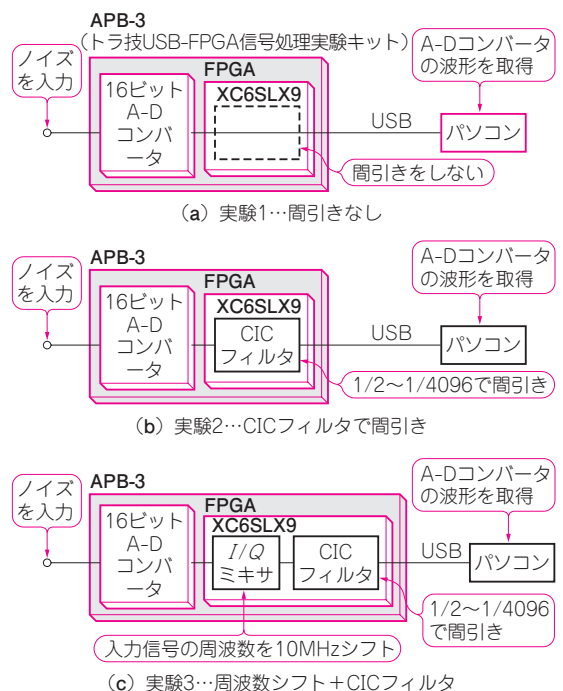


図1 FPGAで間引き率を変えたり入力信号の周波数をシフトしてA-D変換値に与える影響を測定した