



徹底研究！元祖 PSoC 1 のハードウェア

秋田 純一 Junichi Akita

本章では、元祖初代 PSoC 1 の内部がどうなっているのかひも解いてみます。どんな IC にも、設計者の思想が回路に現れるものです。実際の設計者に聞いた話ではなく、あくまでも私なりの解釈です。

内容は、PSoC のバイブルとも言える PSoC Technical Reference Manual (以下、TRM) をもとにしています。

CPU コア

図1に示すのは、PSoC 1 の内部回路です。

上半分が CPU コア、下半分はクロック源などのシステム・リソースで、これらはよくあるマイコンの回路と似ています。

CPU は、M8C というサイプレスのオリジナルのコアです。データ・メモリと命令メモリが分かれているハーバード・アーキテクチャです。インデックス・レジスタが8ビットなので、メモリのアクセス単位は256バイトです。256バイトを超えるアクセスはページ切り替えを使います。

動作周波数の上限は電源電圧によって異なり、5V で24 MHzまで、3.3V で12 MHzまでです。ちなみに M8C コアの動作クロック周波数の下限は93.7 kHzです。

M8C の命令実行クロック・サイクル数は命令によって大きく異なり、4~10クロック以上まで幅があります。最小の4クロックで実行できるのはほとんどが即値の演算命令です。逆に間接アドレッシングを使う演算命令(8~10クロック程度)や分岐やサブルーチン・コール(10クロック以上)は実行に時間がかかります。文献 TRM には、演算性能は「four MIPS (4 MIPS)」と記載されているので、1命令あたり平均6クロックです。

最近のマイコンのコアと比べると、M8C の演算性能は高いとは言えませんが、PSoC は CPU 周辺の強力な回路を柔軟に構成できるので、CPU コアに頼らずに行える処理がたくさんあります。CPU コアの演算性能が低いことで困ることはありません。

クロック回路

● さまざまな周波数源を作れる

図2に示すように、PSoC 1 は複数の周波数のクロック源を作ることができます。クロック信号は、M8C コアだけでなく、A-Dコンバータなどのユーザ・モジュール(周辺回路)にも使われます。CPU コア用以外に周波数の異なる3種類のクロック信号を作ることができます。必要があればデジタル回路ブロックのユーザ・モジュールを使って分周して、さらに低い周波数のクロックを作ることができます。後述のように周辺ブロックどうしを接続してクロック源とすることもできます。

● 四つのクロック回路

次の四つの回路があります。

- (1) 24 MHz の内蔵発振回路 (Internal Main Oscillator : IMO)
- (2) 32 kHz の内蔵発振回路 (Internal Low Speed Oscillator : ILO)
- (3) 外付け水晶振動子を使う 32 kHz 発振回路
- (4) クロック逡倍用の PLL

その他に外部の発振器から24 MHzまでのクロック信号をI/Oピンに与えることもできます。

▶内蔵発振回路の精度はあまり高くない

TRM には、24 MHz の IMO の周波数精度は $\pm 2.5\%$ と記載されていますが、個人的に使って見た感覚ではもう少し誤差が大きい気がします。非同期シリアル通信 (UART) のクロックに使うのは問題なさそうですが、計時に使うのは無理があるように思います。

24 MHz の IMO は、立ち上がり立ち下がり度でトリガがかかるワンショット・マルチ(パルス幅は電源5Vで約21 ns)を使って2逡倍された48 MHzのクロック信号も作っていて、周辺ブロックで利用できます。通常はこのIMOをクロック源にすれば十分です。消