



D-Aコンバータのセトリング時間を測る

(1) オシロスコープを使った波形測定

原著(抜粋) : Application Note 120

1ppm Settling Time Measurement for a Monolithic 18-Bit DAC

著 : Jim Williams(リニアテクノロジー), 訳 : 高橋 徹
(1948 ~ 2011)

オシロスコープで信号を測定するとき、電圧感度を上げて波形の一部だけを拡大することがあります。測定する信号の周波数が高いときや変化速度が速いときは、大きな誤差を生じることがあります。本記事ではD-Aコンバータのセトリング時間の測定方法を解説していますが、オシロスコープで見たい部分の波形だけを切り出して測定する方法として応用できます。
(高橋 徹)

計装機器、ファンクション・ジェネレータ、慣性誘導システム、トリミング装置、校正器、自動試験システム、医療機器、その他の精密機器では、より高い分解能が求められ、16ビットのD-Aコンバータ(以降、DAC)は使われることが少なくなっています。

より明確に表現すると、高分解能が要求される分野では16ビットのDACでは要求に応えられなくなってきました(注: 原著リリリース2010年時点)。新しい部品が開発され、18ビットDACへの移行が現実のものになりました(コラム参照)。これらの部品を使うとモジュラ部品やハイブリッド技術を使わなくても18ビットの分解能が実現でき、コストも抑えられます。モノリシックIC化されたDACは、低コストにもかかわらず、DCおよびAC性能は以前の製品とほぼ同等です。

D-Aコンバータのセトリング時間

DACのDC特性を測定するのは比較的容易です。測



図1 D-Aコンバータのセトリング時間の定義

遅延時間、スルー時間、リングング時間の合計である。高速アンプを使うとスルー時間は減少するがリングング時間は増加しやすい。遅延時間は他の項よりずっと小さい

定方法は煩雑ですが良く理解されています。AC特性を高い信頼度で求めることは、ずっと高い技術が要求されます。

特にDACと出力アンプのセトリング時間を18ビット分解能(4 ppm)で求めることは非常に難しくなります。

● セトリング時間の定義

セトリング時間は、「DACに入力コードがセットされてから出力が最終値に落ち着くまでの時間」と定義されます。最終値に落ち着いたかどうかは、設定された許容範囲に入ったかどうかで判断します。

新しい18ビットのDACを測定するため、分解能20ビット(1 ppm)、セトリング時間の最小値が265 nsまで測定できる技術が開発されました。この技術はどのDACにも応用できます。この測定能力と性能を実現するためと、その性能を確認するために多大な労力と努力が捧げられました。データ変換に携わる方たちが、この結果を評価してくれることを望んでいます(脚注1)。

通常、DACのセトリング時間として、フルスケール10 Vに達するまでの時間が仕様化されています。

● D-Aコンバータの過度応答

図1ではセトリング時間を三つの領域に分割して示しています。ディレイ時間は他の領域に比べると小さく、ほとんどDACと出力アンプの伝搬遅延時間で決まります。この期間中はアンプからは何も出力されません。

スルー時間は、最終値に向かって、アンプが出力できる最大速度で信号を出力している期間です。

リングング時間は、スルー状態から抜け出し、最終値に落ち着こうとしている期間で、最終値に対して設定した許容範囲に入るまでの時間です。

通常、スルー時間とリングング時間は相反する性質があります。スルー時間を早めるとリングング時間が

脚注1 成果を年代順に記述すると以下ようになる。1997年の初め、リニアテクノロジーのDAC設計部門が筆者に16ビットDACのセトリング時間測定を依頼した。1998年7月にアプリケーション・ノート74(AN74)で成果を発表した。それからおよそ10年後、DAC設計部門が筆者に18ビットDACのセトリング時間測定を依頼した。10年で分解能を2ビット改善したことになる。著者(1948年生まれ)はあと何年生きられるかはわからないが、また10年経つと2ビットの改善がなされるであろう。