

デジタル/アナログ混載 プログラマブルIC PSoC 3を活用 高速積和演算器とコーディング 不要設計ツールを使った デジタル・フィルタの作成

古平 晃洋
Akihiro Furuhira

トランジスタ技術増刊「シリーズ最強! PSoC 3ボード+デバッグ・ボード」(以下、増刊。写真1)は、PSoC 3の概要とコンポーネントの基本的な使い方を解説したボード(PSoC 3ボード、デバッグ・ボード、タイトル写真参照)付き入門書です。PSoC 3ボードに

は、CY8C3866LTI-030が搭載されています。

本稿では、増刊で解説していないコンポーネントの使い方などを、2012年12月号から解説しています。PSoC 3の概要については増刊を参照してください。

今回は、高速積和演算器を内蔵するデジタル・フィルタ専用モジュールDFB(デジタル・フィルタ・ブロック)にデジタル・フィルタを実装し、A-Dコンバータ(ADC)、D-Aコンバータ(DAC)とDMA転送を組み合わせてデジタル信号処理を試してみます。使用したPSoC Creatorのバージョンは2.1です。

24×24ビット積和演算器を内蔵する デジタル・フィルタ専用ブロックDFB

PSoC3 CY8C3866LTI-030のアナログ・ブロックには、DSPのようにデジタル・フィルタを実装できるDFBが内蔵されています。DFBは、CPUに負荷をかけずに動作します。

DFBの内部ブロック図を図1に示します。DFBの主な特徴は次の通りです。

- 24ビット×24ビット積和演算器(固定小数点)



写真1 本誌増刊「シリーズ最強! PSoC 3ボード+デバッグ・ボード」(CQ出版社)

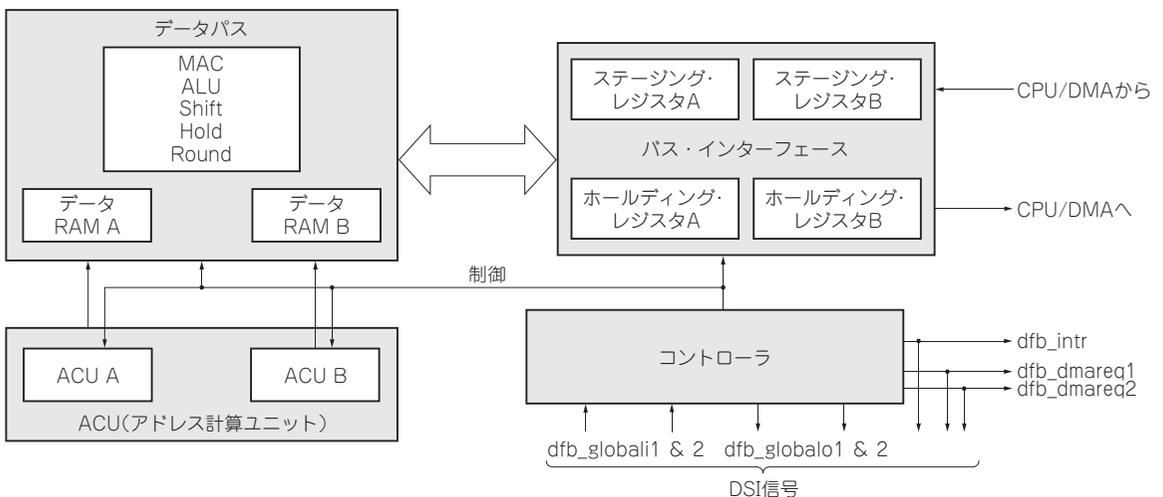


図1⁽¹⁾ デジタル・フィルタ専用モジュールDFBの内部ブロック図