



ICをもらってコンテストに応募しよう！

アナログIC実験室⑤

複数チャネルを利用する今どきの高速データ通信に一役 フラクショナルN型PLL IC ADF4156

安井 吏
Tsukasa Yasui

今回紹介するお題ICは、6 GHzまでのRF周波数に対応したフラクショナルN型のPLL IC ADF4156(アナログ・デバイス)です。写真1に外観を示します。

フラクショナルN型のPLLシンセサイザは、従来の整数タイプのPLLシンセサイザよりも細かい周波数分解能と小さな帯域内位相雑音を両立できる反面、特有のスプリアスが存在するという欠点があります。ここでは、動作のしくみと特有のスプリアスを低減する方法を紹介します。

位相雑音の小さい シンセサイザがほしい

PLLシンセサイザは優れたシステムでいろいろな用途に使われていますが、主な用途は無線通信機器です。

例えばテレビの選局にはPLLシンセサイザが使われており、受信する局に応じて内部の受信用発振器の周波数を変えています。無線LANや携帯電話などでも使用するチャネルの周波数に応じて内部の発振器の周波数をPLLシンセサイザによって変更しています。

各種放送・通信の規格では通信チャネルの周波数間隔が決まっています。例えば、世界的に広く使われている携帯電話の通信規格であるGSMは200 kHz間隔です。この場合、PLLシンセサイザの位相比較周波

数も200 kHzとすれば周波数ステップも200 kHzを実現でき、問題ないように思われます。

しかし、回路的には位相比較周波数(詳細は後述)をもっと高くして使いたいという要求があります。なぜなら、位相比較周波数が高いほどPLLシンセサイザの出力信号の位相雑音を小さくできるからです。同じ性能の装置であれば安く作れますし、チャネルの切り替えを高速化できます。

整数型PLLシンセサイザのしくみ

狙った周波数を出力するしくみ

PLLシンセサイザは正確な発振周波数を持つ基準発振器(通常は水晶発振器などの高品質発振器)を使って、不安定な別の発振器を安定化させるためのしくみです。

アナログ回路で作られたVCO(Voltage Controlled Oscillator, 電圧制御発振器)は電源電圧の変動や温度変化などによって出力周波数が不安定に変動しますが、PLLシンセサイザのしくみを使うことで基準発振器なみに出力周波数を安定化できます。また、PLLシンセサイザのしくみを工夫することで、さまざまな周波数に切り替えて出力させることもできます。基本的な

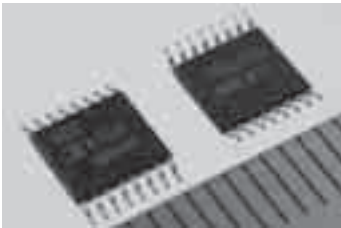


写真1 フラクショナルN型PLLシンセサイザIC ADF4156

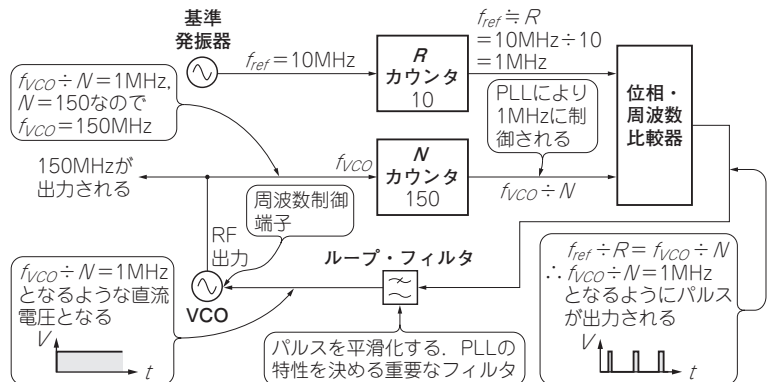


図1 整数型のPLLシンセサイザのブロック図