

5-1 アナログ信号をデジタル信号にする回路

● 圧力センサの出力電圧をデジタルに変換して電圧に乗せたい

イントロダクションに出てくるワイヤレス車いすの利用者は、圧力センサを舌で押して、自分の意志を伝えます。圧力センサの出力は抵抗値(アナログ量)の変化です。マイコンなどを使いデジタル方式で制御するためにはアナログ信号をデジタル信号へ変換する必要があります。

この仕事を行うのがA-Dコンバータ(ADC)です。

● 多値変換と2値変換

▶ 複数ビットの信号に変換する「多値変換」

アナログ変化を複数ビットのデジタル信号に変換します。

車いすの例では舌の圧力を何段階かに分類でき(図1)、操作者の意志の強さまで反映できます。多値変換にはADC専用ICやCPU等に内蔵のADCブロック

を使います。

▶ 1ビットの信号に変換する「2値変換」

アナログ量がある値(しきい値)より上か下かを1ビットのデジタル信号に変換します。

正確な変換には図2(a)のようにボルテージ・コンパレータICを使いますが、図2(b)のようにシュミット・トリガ入力 of デジタルICをアナログ的に使うこともできます。

これらは立派な1ビットADCであり、また多ビットADCのコアにも必ずボルテージ・コンパレータが鎮座しています。

● A-Dコンバータの見ため

現在のADCはチップとパッケージの小型化、少ピン対応のシリアル出力化などで、他のICと見分けが付きにくくなっています(写真1)。

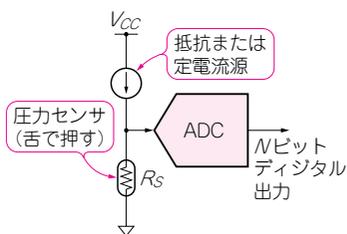


図1 アナログ信号を複数ビットのデジタル信号に変換する「多値変換」

例えば、センサが受けた圧力の値を何段階かに分類できる。

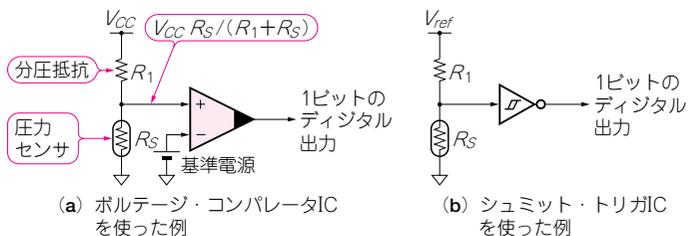


図2 アナログ信号を1ビットのデジタル信号に変換する「2値変換」
アナログ量が、ある値より上か下かで1ビットのデジタル信号に変換する

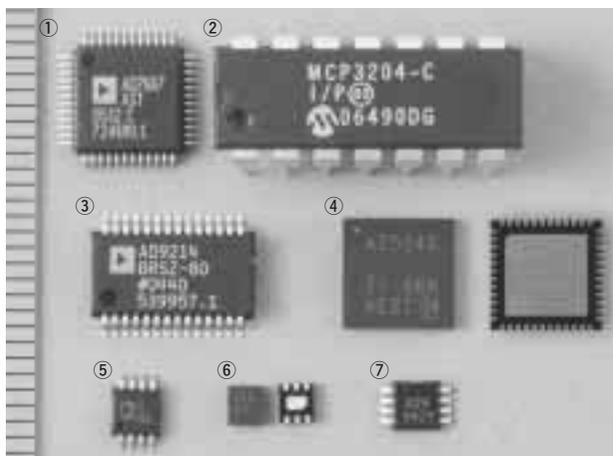


写真1 A-Dコンバータの見ため

- ① AD7667AST(アナログ・デバイセズ, 48端子QFP, C-SAR)
- ② MCP3204(マイクロチップ・テクノロジー, 16端子DIP, SAR)
- ③ AD9214BRSZ-80(アナログ・デバイセズ, 28端子SOP, パイプライン)
- ④ ADS5546(テキサス・インスツルメンツ, 48端子QFP, パイプライン)
- ⑤ AD7468BRT(アナログ・デバイセズ, 8端子MSOP, C-SAR)
- ⑥ ADC121S021CISD(ナショナル セミコンダクター, C-SAR, 6端子LLP)
- ⑦ ADS8324E(テキサス・インスツルメンツ, 8端子MSOP, C-SAR)

5-2 変換後のデジタル・データはこうなっている

● アナログ信号を3ビットに理想変換してみる

最初に理想ADCのイメージをつかんでおきましょう。簡単のため0~4Vのアナログ電圧を3ビットのコードに変換する理想ユニポーラ(単極性)ADCの変換特性を図3に示しました。ADCでは最小分解能をLSBで表し、1LSBは $4V/8 = 0.5V$ 入力幅に相当します。またデジタル・コード“001”の中心は0.5V, “111”は3.0Vです。コードの切り替わり点は、それらの中間になります。

▶ フルスケール電圧に相当するコードはない

図3のようにフルスケール(+4V)に相当する出力コードはなく、一つ前の“111”が出力されます。これに対し0Vには対応するコード“000”はちゃんとあります。

▶ ゼロ・コードと最大コードの入力幅は他と違う

“000”を出力する電圧幅は0.5LSBしかなく“111”は1.5LSBもあり、他のコード(1LSB幅)とは違います。

図4はフルスケール±2Vのバイポーラ(両極性)の理想プロファイルです。出力コードには、0点を移動したオフセット・バイナリや演算に適した2の補数型、絶対値+サイン・ビットなどがあります。いずれも負のフルスケール(-2V)に相当するコードがあります。

● アナログ信号を分解するビット数が多いほど滑らか

図5は4, 6, 8ビットの理想プロファイルです。16段階の4ビットはいかにもデジタル化する感じですが、

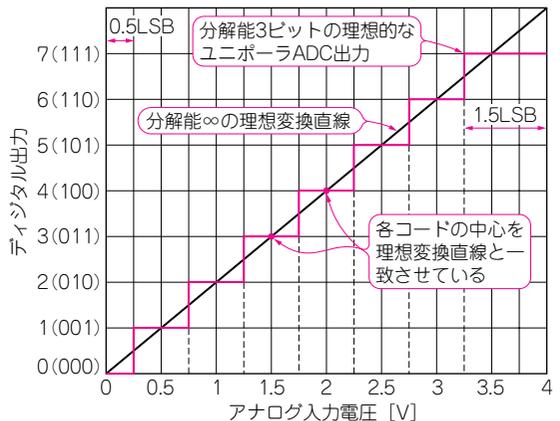


図3 分解能3ビットのユニポーラADCの理想的な変換特性

3ビットでは八つの状態を取ることができるので、フルスケールを4Vとすると1LSB= $4V/8 = 0.5V$ に相当する。したがって、コードの割り当ては0V→“000”, 0.5V→“001”, ..., 3.5V→“111”となる。理想的なコードの変わり目は0.25~3.25Vまでの7ヶ所である。コード“000”を出す電圧範囲は0.5LSB(0.25V幅)、“111”は1.5LSB(0.75V幅)あり、直感に反して不自然に見える。しかし、分解能∞の理想変換直線と、両端以外の各コードの中心とを一致させていると考えれば納得できる

が、8ビットではたった4ビットの差なのにずいぶん滑らかで、この図ではほとんど直線に見えます。グラフには表現できませんが、この違いは8ビットと12ビットのギザギザ度の差と同じですし、同様に12ビットと16ビットとの差であることをイメージしてみてください。

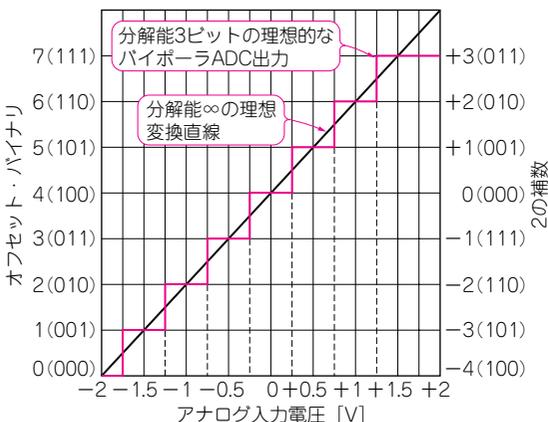


図4 分解能3ビットのバイポーラADCの理想的な変換特性

バイポーラ型のコード出力にはオフセット・バイナリと2の補数形式があり、後者はDSPやCPUでの直接演算にむく。いずれも正のフルスケール(+2V)に相当するコードはないが、負のフルスケール(-2V)に相当するコードはある

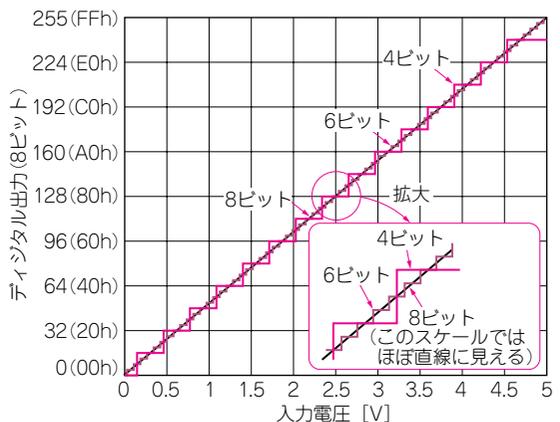


図5 5Vフルスケールの4~8ビット理想ADC特性

分解能が上がると「ギザギザ」は小さくなり、8ビットともなると、このグラフのスケールではほぼ直線に見える。グラフ端の到達電圧も分解能で差が出ている。縦軸は8ビット・コード、4ビット、6ビットではそれぞれ1/16と1/4に換算のこと