



第6章 最小パルス幅 20 ns, 8チャンネルのデジタル信号を解析&発生する

USB ロジック・アナライザ&パターン・ジェネレータの製作

岩田 利王
Toshio Iwata

● ロジック・アナライザとは

ロジック・アナライザ(ロジアナ)とは電圧の時間変化を測定する装置の一種です。オシロスコープが連続的に変化する電圧値を表示するのにに対し、ロジック・アナライザは“H”か“L”の(1チャンネル当たり1ビット)2値の電圧を表示します。また、オシロスコープと比べて入力チャンネル数が多く、少なくとも8チャンネル、多いものでは100チャンネルを超えるものがあります。

● パターン・ジェネレータとは

パターン・ジェネレータは信号発生器の一種であり、

デジタル信号を発生するものです。ロジック・アナライザと同様に出力チャンネル数が多く、一定の周期でチャンネル数分のパターンを変化させながら出力します。

ハードウェアの概要

写真6-1は、製作したUSBロジック・アナライザ&パターン・ジェネレータ基板です。この回路は配線の数が多く、またフラット・パッケージの部品もあり、ユニバーサル基板などで製作するのは難しいと思

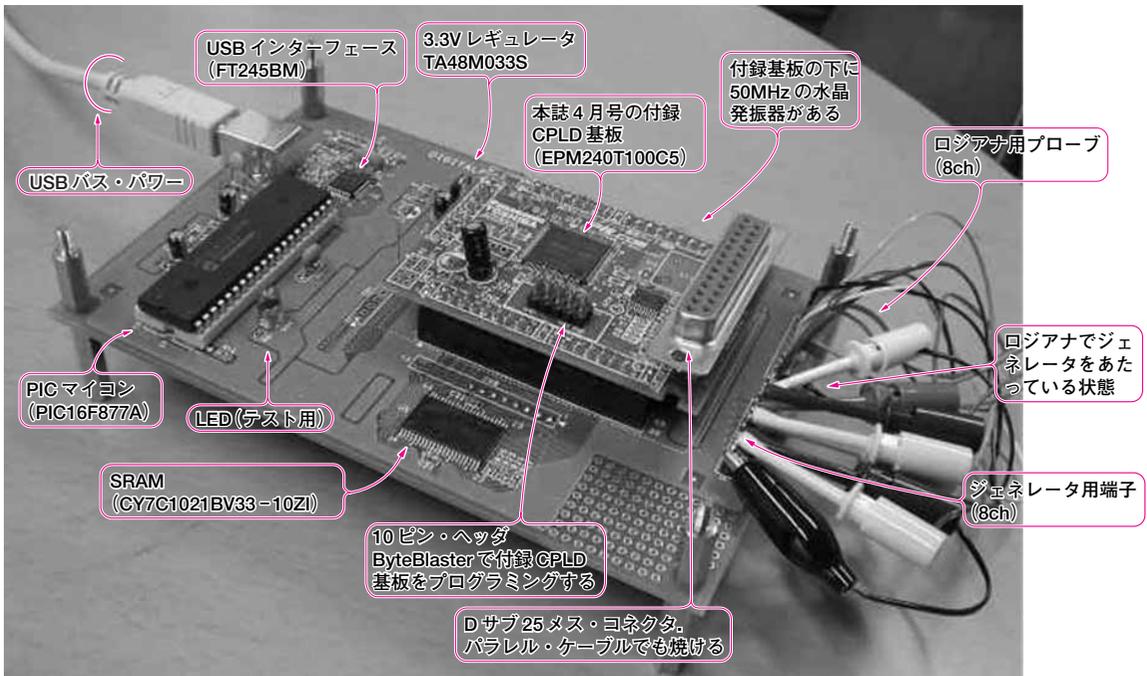


写真6-1 製作したUSBロジック・アナライザ&パターン・ジェネレータ基板の外観(基板の頒布サービスあり, p.113参照)

Keywords

トリガ・パターン, タイミング速度, VHDL, CPLD, SRAM, FIFO, CCS, VC+10, MPLAB, EPM240T100C5, PIC16F877A, FT245BM, CY7C1021BV33-10ZI

われるため、本特集用に基板を起こしました。興味のある方は Appendix A (p.113) の「本特集で使った基板の領布に関して」を参照ください。

● 実現すべき機能とその分担

ロジック・アナライザとして必要な機能を下記に挙げます。

- (1) DUT (測定対象) からの 8 ビットの信号を高速に取り込んで SRAM に転送する (キャプチャ)
- (2) SRAM からの 8 ビットの信号をパソコンに転送する (ダウンロード)
- (3) 上記キャプチャとダウンロードのコマンドはパソコンから送られるため、それらコマンドの解釈と処理を行う
- (4) トリガ・パターンが見つかったことをパソコンに知らせる

上記の (1) は、高速であるため CPLD に委ねることにします。(2) は PIC に委ねて比較的低速で行います。(3) のようなコマンド処理は PIC が担当します。(4) は PIC と CPLD が協力して行うことにします。

パターン・ジェネレータとして必要な機能は下記のようなものです。

- (5) 8 ビットの信号を高速に発生して、出力する
- (6) パソコンからのコマンドを解釈して、パターン発生の方法を変更する

上記の (5) は高速であるため CPLD の仕事、(6) のようなコマンド処理は PIC の仕事になります。

また、使用する PIC16F877A は USB 通信機能をもっていないので、パソコンとの間に USB インターフェースが必要です。今回は、USB-パラレル変換 IC FT245BM (FTDI 社) を使用します。

● 使用する主な部品

写真 6-1 は大きさが 150 mm × 100 mm の両面基板です。この基板には子基板が挿入されています。これ

は本誌 2006 年 4 月号の付録 CPLD 基板です。なお、付録 CPLD 基板がない場合でも、本基板に CPLD を直付けできるようにくふうされています (写真 A-3 参照)。

▶ CPLD, PIC, USB インターフェース

CPLD は EPM240T100C5 (アルテラ) を使用します。付録 CPLD 基板上に実装されています。

マイコンは PIC16F877A (マイクロチップ・テクノロジー) を使用します。左下の一番大きい IC がそれですが、IC ソケットにささっており、PIC プログラミングは IC ソケットから抜き差しして行います。

USB インターフェースは FT245BM を使用します。左上の小さい IC です。パソコンとの通信は、この IC とその左に見える USB コネクタを通して行われます。

▶ そのほかの部品

SRAM は CY7C1021BV33-10ZI (サイプレス) を使用します。中央の下のほうにある IC です。

レギュレータは TA48M033S (東芝) を使用します。低ドロップ型の 3.3 V 出力で、CPLD に電源を供給します。

クロックは FXO-37F (京セラキンセキ) を使用します。付録 CPLD 基板に隠れていますが、その下に実装されています。表面実装型、50 MHz の水晶発振器です。CPLD はこのクロックで動作しますので、ロジック・アナライザのタイミング速度、パターン・ジェネレータのパターン速度は 50 MHz になります。

ヒューズは RXE025 (レイケム) を使用します。これはリセットプル・ヒューズと呼ばれ、一度溶断しても温度が下がると復活するので、取り替え不要で何度でも使用できます。USB の電源を使って回路をドライブする際は、できるだけこのようにヒューズを使い、電流が 500 mA を越えないようにしましょう。

ロジック・アナライザの入力にはプローブが 8 本つながっています。パターン・ジェネレータの出力にはテスト・ピンが 8 本立っています。

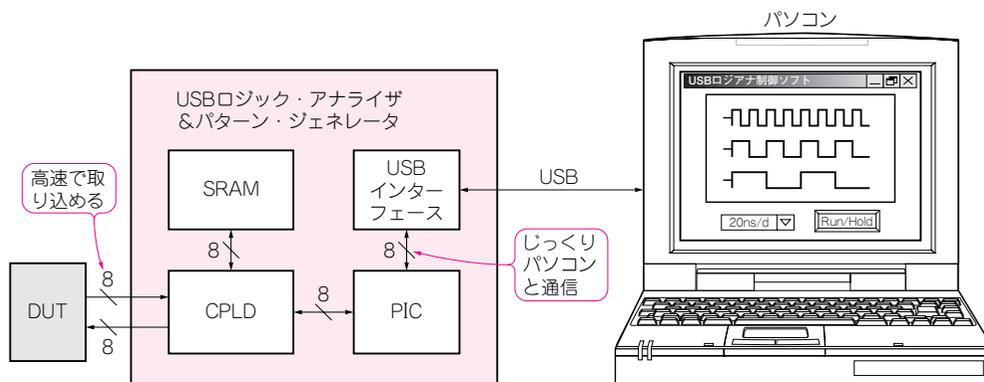


図 6-1 製作したハードウェアのブロック構成