

マイコン・システムのしくみを基礎から理解する

6502 マイコン・ボード製作記

〈第3回〉6502の基本動作

桑野 雅彦
Masahiko Kuwano

今回は、6502の基本的な動作として、リセット後の動作、ハードウェア割り込みとソフトウェア割り込み、アドレスの生成方法とゼロ・ページについて、ほかのCPUの動作を交えながら解説します。

リセット後のCPUの動作

● リセット後のCPUの動作は2種類に分かれる

CPUは、リセット後、ROMを読み出し、ROMの中に書き込まれたプログラムを実行していきますが、このときの動作はCPUの種類によって異なります。

リセット後の動作をおおまかに分けると、以下の2種類に分けられます(図3-1)。

- ① 固定番地から命令の実行を始める固定番地ジャンプ方式
- ② 固定番地に書かれたアドレス情報(ベクタ)を読み出してその番地からプログラムを開始するリセット・ベクタ方式

Z80やx86などは①のタイプで、例えばZ80は0000h番地から、8086はFFFF0h番地から命令実行が開始されます。このタイプでは、リセット後に実行開始されるアドレス(スタート・アドレス)にジャンプ命令を置いて、処理プログラムの開始番地に飛ぶよう

にするのが普通です。

一方、H8やSH、MIPSなど、最近の多くのマイコンは②のタイプになっているものが多いようです。例えば、H8は、\$0000,\$0001がリセット・ベクタになっていて、ここに書かれた番地からプログラムがスタートします。

▶ 6502の動作

W65C02は、データシートのTable3-1でVector Locationsと記載されており、ここで、

FFFE,F BRK/IRQB
FFFC,D RESB
FFFA,B NMIB

となっています。つまり、6502は後者のタイプで、リセットが解除された後は\$FFFC,\$FFFD番地の内容を読み出してそこにジャンプするという仕様です。

6502はリトル・エンディアンなので、下位番地が下位バイトになります。例えば、\$FFFC番地が\$34,\$FFFD番地が\$12であれば、\$1234番地からプログラムの実行を開始します。

リセット直後にはRAMの内容は不定なので、もしこれらの領域がRAMになっているといきなり暴走ということになってしまいます。したがって、この領域はROMを配置します。どうしてもROMを置きたく

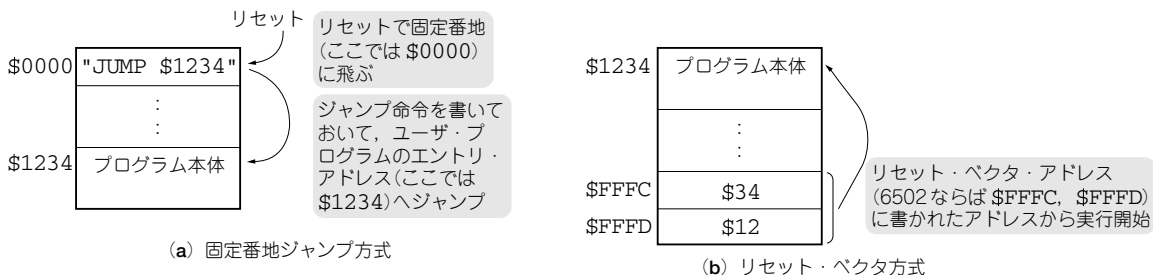


図3-1 CPUリセット後の動作の分類

Keywords

6502, CPU, リセット, ゼロ・ページ, ハードウェア割り込み, ソフトウェア割り込み, スタック, Z8002, Z8001, 68000, SH, H8, 8086, 8080

ないときは、外部のハードウェアで最初の命令コードを生成し読ませる、といったような細工が必要です。

割り込み発生時のCPUの動作

リセット後の動作とともに考えなくてはならないのが割り込み発生時の動作です。

割り込みは、ハードウェア割り込みとソフトウェア割り込みに大きく分けることができます。

■ ハードウェア割り込み

● ハードウェア割り込み発生時のCPUの動作

ハードウェア割り込みとは割り込み入力ピンなどからの割り込み要求のことで、一般に割り込みというとハードウェア割り込みを指します。ハードウェア割り込みが入ると、現在のフラグや割り込み後の実行再開のためのCPUの内部情報、そしてプログラム・カウンタの値をスタックに待避します。そのあと、割り込みが重複して入ってこないようにCPUの割り込みマスク・フラグをセットし、割り込み処理プログラムを実行するというものが一般的です。

SH-3のように、スタックを使わず、プログラム・カウンタ(PC)とステータス・レジスタ(SR)の値をそれぞれ待避用の専用レジスタ(SPC, SSR)に転送しておき、どこに待避するかはソフトウェア任せというものもありますし、80286, i386のプロテクト・モードにおける割り込みゲート機能のように、割り込みやタスク切り替えに必要な定型的な処理部分までCPU単体で行っているものもあります。

▶ 6502の動作

今回使用する6502は、一般的な8ビットCPUと同様に単純にスタックに待避するタイプで、スタック上にプログラム・カウンタ値とフラグ値を順に待避した後、割り込み処理プログラムを実行します。

割り込み処理の実行によって勝手にレジスタの値が書き換わっては、割り込まれる側のプログラムの処理に支障をきたします。そこで、割り込み処理の中で使用するレジスタは割り込み処理の先頭部分で待避し、終了直前に復旧させるという方法をとります。

● ハードウェア割り込みへの応答

一般的なCPUでは、割り込み禁止命令などで割り込みを受け付けないようにするマスク可能割り込み(MI: Maskable Interrupt)と、割り込み禁止命令によるマスクが不可能な割り込み(NMI: Non-Maskable Interrupt)の2種類もっていますが、割り込み受け付け後の基本的な動作はどちらも同じです。

CPUが割り込みを受け付けたときの動作は、CPUによって異なります。例えば、8080は外部から3バイ

トぶんの命令コードを読むようになっていました。しかし、このように割り込み受け付け時に直接命令コードを読み込むというタイプは少数派です。現在一般的なものは、以下の2種類です。

①リセット時と同様に割り込みが発生すると特定の番地に飛ぶ

②割り込み用のベクタ領域を読む

▶ 6502の場合

今回使用する6502のハードウェア割り込みは、IRQBピンによるMIとNMIBピンによるNMIの2レベルですが、CPUによってはMIとNMIという2レベルではなく、より多くのレベルを管理できるようになっているものもあります。

▶ 68000の場合

例えば、内部レジスタが32ビットの68000では、図3-2のように割り込み要求信号を3本用意して、この3本によって7レベル(レベル0は割り込みなしとして利用)の割り込み優先度を付けられるようにしています。レベル1がもっとも低く、レベル7がもっとも高くなっており、低いレベルの割り込み処理中でもより高いレベルの割り込みは受け付けられます。

フラグ・レジスタにも現在の割り込みレベルを示すビットが3ビット用意されていて、例えばこのマスクが3になっていると、レベル3~7の割り込み要求しか受け付けなくなります。7になっていてもレベル7の割り込みは受け付けられるので、これがNMIと同じ扱いになるというぐあいです。

▶ 8086の場合

8086などではこのようなレベル管理はなく、複数ある割り込みの優先度管理は割り込みコントローラ8259Aで行います。CPU自体にはMIとNMIしかありませんが、8259Aが、現在受け付け中の割り込みより優先度の高い割り込みがあればCPUに割り込み要求をかけてきます。割り込み処理ルーチンの中でCPUの割り込みをイネーブルにすれば、優先度の高い割り込みが入ってくるというしくみです。

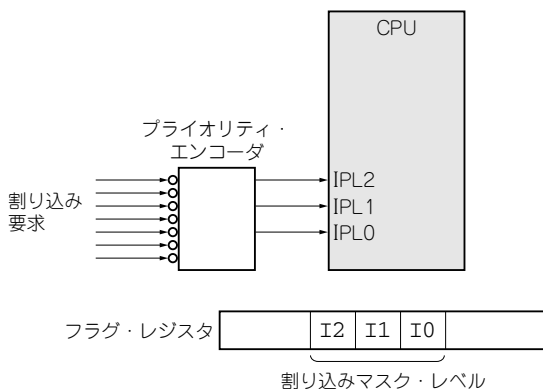


図3-2 割り込み要求信号端子を搭載するCPU