

図1は、発振器などの低雑音性能が要求される回路に使える低雑音電源です。30 mA 程度まで出力できます。

図2のように非常に低雑音の電源が得られますが、負帰還によって出力電圧を安定化させているわけではないので、出力電流や温度、D₁やTr₁の特性のばらつきによって若干出力電圧が変動します。

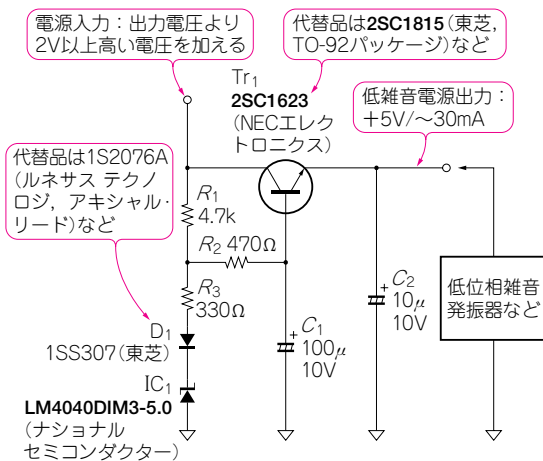


図1 部品点数が少ない低雑音電源回路

実際の負荷を接続したうえでR₃の値を調整し、出力電圧を合わせ込みます。その後、温度試験などを行い、電源電圧が所望の範囲に入っていることを確認したほうがよいでしょう。

● 電源変動除去比 PSRR も低雑音電源の条件

低雑音の電源を考えるうえで、電源回路自体から出

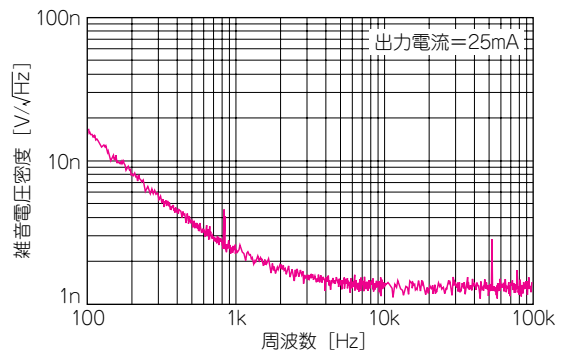


図2 図1の回路の雑音電圧密度特性

発振器本来の位相雑音性能を引き出せる電源雑音の許容値を見積もる方法

低位相雑音/低ジッタの発振器には、それに見合った低雑音の電源が必要です。しかし、電源回路を設計するには、いったいどれだけ電源雑音を小さくすればよいのか、ということが事前に明確になっていなければなりません。

● 発振モジュールの仕様から電源雑音の許容値を見積もる

発振モジュールのデータシートに位相雑音特性と電源プッシング(電源変動による出力周波数の変化特性)の仕様が記載されている場合、以下の式により電源雑音の仕様の目安を決めることができます。

$$v_n(f_m) < \frac{f_m}{K_v} \times \sqrt{2} \times 10^{\frac{L(f_m) - 10}{20}} \dots\dots\dots (A)$$

L(f_m) [dBc/Hz] は、オフセット周波数 f_m [Hz]

における位相雑音で、発振モジュールのデータシートなどではグラフ形式で表記されていたり、またはいくつかの代表的なオフセット周波数における値が記載されています。最悪値と代表値の両方が記載されている場合は、代表値を使用します。

K_v [Hz/V] は、電源電圧が発振器の周波数にどれだけ影響を与えるかを示すパラメータで、電源プッシングとしてデータシートに記載されています。本来は、周波数に依存する値ですが、データシートには直流で測定した値が記載されており、ここではこの値を使用します。

v_n(f_m) [V/√Hz] は、ここで求めたい電源雑音の許容値です。周波数 f_m [Hz] における雑音の大きさで、雑音電圧密度と呼ばれる値です。

式(A)で求められる電源雑音のスペックは十分な