



15 DC-DCコンバータと効率

～降圧型コンバータの効率を上げる方法～

馬場 清太郎
Seitaro Baba

スイッチングを利用したDC-DCコンバータは、リニア・レギュレータと比べて非常に高効率ですが、各部の損失とその発生理由を子細に検討すると、損失を低減しさらに効率を上げることができます。ここでは、降圧型コンバータを例にとりて効率向上の方法を検討します。

最近の電源用ICには効率向上のさまざまな手法が取り入れられており、ICを購入してICメーカーの技術資料どおりに組み立てれば、だれでも容易に高効率の電源が製作できます。ICの内部動作をわざわざ検証する意味は何かといえ、トラブル対策に役立つからです。順調に動作していれば問題ないのですが、トラブルがあったときにはICの内部動作を理解していると対策が短時間で済みます。

効率の計算方法

- 効率を向上させるには内部損失を減らすことが重要
電源回路の効率 η は、次式で定義されます。

$$\eta = \frac{P_{out}}{P_{in}}$$

P_{out} ：出力電力 [W]， P_{in} ：入力電力 [W]

入力電力 P_{in} は、

$$P_{in} = P_{out} + P_D$$

P_D ：内部損失 [W]

ですから、効率を向上させるには、内部損失を減らすことが重要です。

内部損失は熱として外部に放散されますから、内部損失を減らすと放熱器を小さくしたり省略したりできて、電源の占有体積も小さくなります。コストダウンになるばかりでなく、ランニング・コストも減らすことができます。

- 内部損失を計算する

内部損失には、パワー段の損失と制御回路の損失があります。

図15-1に示すように、パワー段の損失を $5V \times$

$2A = 10W$ 出力の降圧型コンバータで考えてみます。図の定数は後述の実験で使用する値で、 T_r のオン抵抗 r_{ON} には電流検出抵抗(50 m Ω)を加算しています。デューティ・サイクル D や電流値は、連載第9回(2007年8月号)の計算方法によっています。

制御回路の損失は、使用IC NJM2374ADの仕様から $12V \times 4mA = 0.048W$ 、ドライブ損失は0.028Wとなります(Appendix参照)。

したがって、パワー段、ドライブ段と制御回路の全損失は1.254Wになります。

- スイッチング損失について

上記の計算では定常損失だけでスイッチング損失を考慮していませんが、スイッチング周波数が高くなるとスイッチング損失を無視できません。実験で採用しているスイッチング周波数80 kHzでも、電源電圧が100V以上の高圧スイッチングではスイッチング損失が支配的になります。

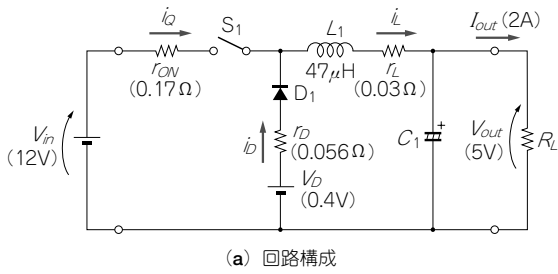
スイッチング損失を設計時点で理論的に予測することは難しく、実験結果から改善の手法を探るのが一般的です。大まかに言えばスイッチング損失は、スイッチング回路の寄生/浮遊容量と動作電圧から決定され、寄生/浮遊容量に比例し、動作電圧の自乗に比例し、スイッチング周波数に比例すると考えられます。

容積やプリント基板上の搭載面積からスイッチング周波数が決まるので、スイッチング周波数は任意に設定できません。入出力動作電圧も設計仕様で決定されています。したがって、スイッチング損失を減少させるには寄生/浮遊容量を減少させます。電源電圧が高い場合には、容量を共振回路に取り込むソフト・スイッチングの手法も有効です。

同期整流回路を使用する

- 同期整流回路とは

降圧型コンバータの損失を図15-1で検討しました。ダイオード D_1 の順方向電圧 V_D による損失 P_{VD} は



(a) 回路構成

右図の電流波形より、
 $I_{QRMS} = 1.47A_{RMS}$
 $I_{DRMS} = 1.68A_{RMS}$
 $I_{D_{ave}} = 1.26A_{RMS}$
 $I_{LRMS} = 2.23A_{RMS}$
 よって各損失は、
 $P_{r_{ON}} = 0.367W$
 $P_{r_D} = 0.158W$
 $P_{V_D} = 0.504W$
 $P_{r_L} = 0.149W$
 パワー一段の全損失は、
 $P_p = 1.178W$

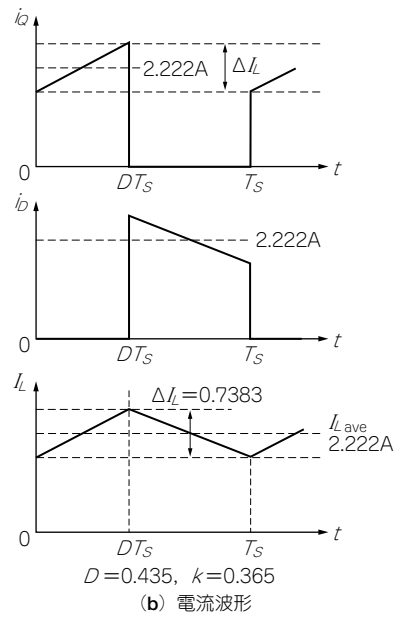


図 15-1 パワー一段の損失の計算方法

0.504 W と最も大きくなっています。デューティ・サイクル D が小さくなると、 P_{VD} はさらに増加します。受動スイッチ D_1 をパワー MOSFET による能動スイッチに置き換えたのが、同期整流回路です。

パワー MOSFET にはオン電圧はなく、オン抵抗 r_{ON} だけがあります。図 15-2 に示すようにオン抵抗が低いパワー MOSFET を使用すると、SBD (ショットキー・バリア・ダイオード) の V_F に対し、 $i_D r_{ON}$ は低くなって低損失になります。図は 25°C の値であり、温度が上がるとパワー MOSFET の r_{ON} は上がり、SBD の V_F は下がって、損失の差は小さくなります。

実験で採用したオン抵抗 46 mΩ (25°C) の 2SK2232 では $I_{DRMS} = 1.68 A_{RMS}$ の条件で 0.13 W と、SBD を使用したときの 0.662 W に対して 1/5 弱になり、低損失化が図れます。

効率改善のため、他形式のコンバータにおいてもダイオードによる受動スイッチをパワー MOSFET による能動スイッチに置き換えた同期整流回路が使用されています。

ただし、パワー MOSFET のオン抵抗は耐圧 (V_{DSmax}) の約 2.5 乗に比例して大きくなるため、効率改善のための同期整流回路は数十 V 以下でしか使用されていません。

● 同期整流回路の問題点

図 15-3 に示すように、同期整流回路は入力電源 V_{in} に対して Tr_1 と Tr_2 が直列に入っています。 Tr_1 と Tr_2 が同時に ON すると大きな貫通電流が流れます。

それを防止するため、 Tr_1 と Tr_2 のドライブ信号にはデッド・タイム (dead time) と呼ぶ休止期間を設けます。デッド・タイムはゲート・ドライブ信号が入ってから、ドレイン・ソース間が ON/OFF するまでの時間に対して、ある程度の余裕を見て設定します。

パワー MOSFET には製造上の理由により、ボディ・ダイオードと呼ばれる寄生ダイオードがドレイン・ソース間に付加されています。このダイオードは一般整流ダイオードと同じ特性で、高速スイッチングには使用できません。

中/大出力電源用 IC ではパワー MOSFET を外付けしますが、デッド・タイム中でもインダクタ電流は流れますから、このときボディ・ダイオードが導通しないようにするため、 V_F の小さな SBD をドレイン・ソ

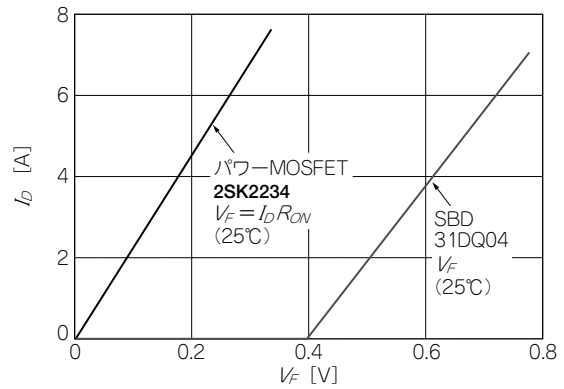


図 15-2 同期整流のほうがショットキー・バリア・ダイオード整流より電圧降下が小さい