



HDL 記述による設計法をマスターする 実験で学ぶロジック回路設計

木村 真也
Shinya Kimura

第6回 定石1 組み合わせ回路の記述方法

今回は、組み合わせ回路の記述に便利な条件演算子による記述法をマスターしましょう。入力に対する出力が表として決まっているようなとき、条件演算子を使うとHDLで簡単にロジック回路を記述できます。

ある入力信号を加えたとき、いつでもその入力信号に対応する出力が得られるロジック回路を組み合わせ回路と呼びます。

実際のロジック回路では、1か0の信号を何本かまとめた多ビットの信号を扱う必要が出てきます。ビット数が増えると、設計が次第に困難になります。

そんなときに有効なのが演算子です。複雑になってしまう回路でも、簡単な記述で済んでしまいます。

例題回路

■ 2進数から10進表示への変換

ロジック回路では、数値はすべて2進数で表現されます。10進数を4ビットの2進数で表現するBCD(Binary Coded Decimal)という方法がありますが、2進数を見てもすぐには値がわかりません。

そこで、2進数から10進数へ変換し、数字の表示に適した7セグメントLEDにその数値を表示する回路を考えましょう。ロジック回路実験ボード上に7セグ

メントLEDを設置しているので、ここに数字を表示させることを目標にします。

● 7セグメントLEDの点灯方法

7セグメントLEDは、日の字型に配置されたLEDと小数点用のLEDで構成された部品です。日の字の七つの各辺(セグメント)にLEDが対応します。

図6-1に示すように、七つのLEDは、片側が共通に接続されて端子がでています。その反対側は七つそれぞれに接続された端子があります。+側が共通になっているタイプをアノード・コモン、-側が共通になっているタイプをカソード・コモンと呼んでいます。

ロジック回路実験ボードでは、アノード・コモン型の7セグメントLEDを搭載しています。共通端子がトランジスタを経由して電源側に接続してあり、CPLDの7セグメントLEDに接続している端子を“0”にすることで発光します。

● 数字表示のために必要な信号を考えてみる

2進数4ビットは、10進数の0から15までの値が対応します。しかし、ここでは0から9の範囲について表示させることにします。

7セグメントLEDで表示する数字の文字形状について決めておきます。入力信号をbcd[3:0]とし、出

Keyword 1

ロジック回路

ロジック回路はデジタル回路や論理回路など、いろいろな呼び方があります。

ロジック回路が0と1で動作しているという話は耳にしたことがあると思います。0と1のような値の組み合わせをうまく扱って、いろいろな機能を実現する回路がロジック回路です。

その実体は基本的な三つの部品、「ANDゲート」「ORゲート」「NOTゲート」で構成されています。各ゲートの回路記号は図6-Aに示すものが広く使用されています。

図6-Aの回路記号のうち左側が入力で、0か1が与えら

れます。それに対して右側は出力で、やはり0か1が現れます。

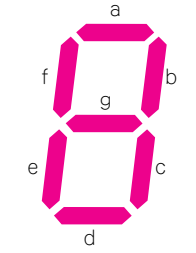
各ゲートの入出力関係を表6-Aに示します。

ANDゲートは全入力1の場合だけ出力が1で、それ以外の場合では出力が0となります。

ORゲートは、入力のうち一つでも1があれば出力が1となり、すべての入力が0の場合だけ出力が0です。NOTゲートは入力一つだけで、入力が0なら出力は1となり、入力が1なら出力は0となります。

入力と出力の関係が規定されているので、この動作を

アノード ← カソード



(a) 各辺と記号の対応

図6-1 7セグメントLEDの構造

七つのLEDセグメントがあることから7セグメントLEDと呼ばれる

力信号は各セグメントに対応させた信号a~gとします。表6-1に対応を示します。

■ 入出力の関係を論理式で表現する

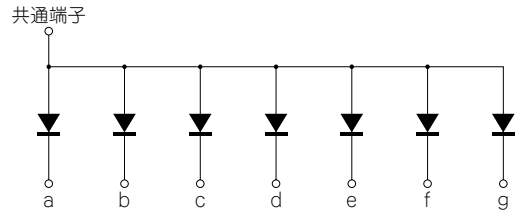
この表6-1をロジック回路にすれば、2進数を入力して7セグメントLEDを表示できます。論理式を求めてみましょう。

● セグメントごとに点灯条件を考えてみよう

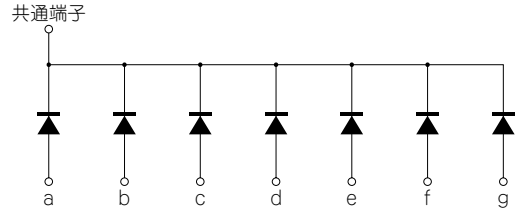
表6-1から各セグメント(a~g)を光らせるための条件を検討します。

セグメントaについて考えてみます。セグメントaを光らせる条件は、入力信号bcdが10進数で0, 2, 3, 5, 6, 7, 8, 9の場合になります。これを論理式で表現すると、

$$a = \overline{bcd[3]} \cdot \overline{bcd[2]} \cdot \overline{bcd[1]} \cdot \overline{bcd[0]} + \overline{bcd[3]} \cdot \overline{bcd[2]} \cdot bcd[1] \cdot \overline{bcd[0]} + \overline{bcd[3]} \cdot \overline{bcd[2]} \cdot bcd[1] \cdot bcd[0] + \overline{bcd[3]} \cdot bcd[2] \cdot \overline{bcd[1]} \cdot \overline{bcd[0]} + \overline{bcd[3]} \cdot bcd[2] \cdot bcd[1] \cdot \overline{bcd[0]} +$$



(b) アノード・コモン型はアノード側が共通



(c) カソード・コモン型はカソード側が共通

$$\overline{bcd[3]} \cdot \overline{bcd[2]} \cdot bcd[1] \cdot bcd[0] + \overline{bcd[3]} \cdot \overline{bcd[2]} \cdot \overline{bcd[1]} \cdot \overline{bcd[0]} + \overline{bcd[3]} \cdot \overline{bcd[2]} \cdot bcd[1] \cdot bcd[0] +$$

表6-1 2進4ビット→7セグメントLED表示への変換表

このような入出力関係を持った回路を設計することが目標

10進数	入力 (2進数) bcd [3:0]	出力 セグメント ON/OFF a b c d e f g
0	0 0 0 0	1 1 1 1 1 1 0
1	0 0 0 1	0 1 1 0 0 0 0
2	0 0 1 0	1 1 0 1 1 0 1
3	0 0 1 1	1 1 1 1 0 0 1
4	0 1 0 0	0 1 1 0 0 1 1
5	0 1 0 1	1 0 1 1 0 1 1
6	0 1 1 0	1 0 1 1 1 1 1
7	0 1 1 1	1 1 1 0 0 1 0
8	1 0 0 0	1 1 1 1 1 1 1
9	1 0 0 1	1 1 1 1 0 1 1

注▶セグメントは1でON(発光)とする

Keyword 1

ロジック回路(つづき)

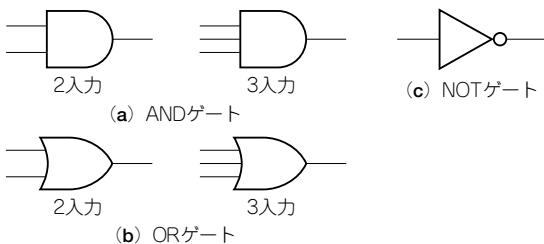


図6-A 基本ゲートの回路図記号

すべてのロジック回路はこの3種類の組み合わせで作ることができる

表6-A 基本ゲートとその入出力関係(真理値表)

入力		AND 出力	OR 出力	NOT 出力
A	B	A · B	A + B	\overline{A}
0	0	0	0	1
0	1	0	1	1
1	0	0	1	0
1	1	1	1	0