

個別部品で組み立てて動作原理から設計法までを理解する

PLL 周波数シンセサイザの設計法徹底解説

第12回 位相比較器の動作範囲を広げる

シンプルな構成で周波数も比較する

小宮 浩
Hiroshi Comiya

図12-1に、この連載で設計/製作しているPLL周波数シンセサイザの基本構成を示します。前回(第11回, 2007年1月号)からは③番に示す位相比較器の解説を行っています。

前回は、位相の比較という概念を理解するために、今では古典的となってしまった乗算型の位相比較器について解説しました。乗算型位相比較器は動作範囲が狭く、周波数が異なると正常動作できません。

▶ 現在広く使われている位相比較器を解説

今回は、現在のPLL ICに多用されている位相周波数比較器PFC(Phase Frequency Comparator), もしくは位相周波数検波器PFD(Phase Frequency Detector)と呼ばれるデジタル型比較器を取り上げます。

▶ 位相比較だけでなく周波数比較の機能をもつ

位相周波数比較器は、比較する二つの波形のずれが1サイクル以内ならば通常の位相比較を行い、位相差と比例した出力電圧を発生します。

1サイクル以上ずれている場合、周波数比較器として働き、周波数の差をなくす方向に電圧を出力します。

▶ PLL回路を大幅にシンプル化できる

前回解説した乗算型位相比較器の場合、VCOの周波数をプリチューニングして、位相比較器が動作する範囲に誘導する必要があり、そのための複雑な回路が

必須でした。位相周波数比較器を使えば、付属回路がなくとも、確実にPLLをロックに導いてくれます。

どうやって位相差と周波数差の両方を検出するか

図12-2に標準ロジックICを用いて作った位相周波数比較器の例を示します。標準ロジックICを使って組み立てることで、動作を実際に見ることができ、理解の助けになります。

この例では二つのJ-KフリップフロップとNAND回路を組み合わせています。基本的な動作をB²Spice A/D 2000でシミュレーションして調べてみましょう。

● 位相差のある信号を加えてみると…

フリップフロップには、立ち下がりエッジで動作するものを使用した場合で考えましょう。

二つの入力IN_AとIN_Bに位相差のある二つの信号を加えると、二つの出力OUT_UとOUT_Dに入力信号の位相差に応じたパルス幅の出力が生じます。

以下では、基準信号がIN_Aに入力されているとして、IN_Aを基準に考えてみます。

▶ 位相が遅れているときの動作

図12-3(a)に、IN_Aへの入力信号に対してIN_B

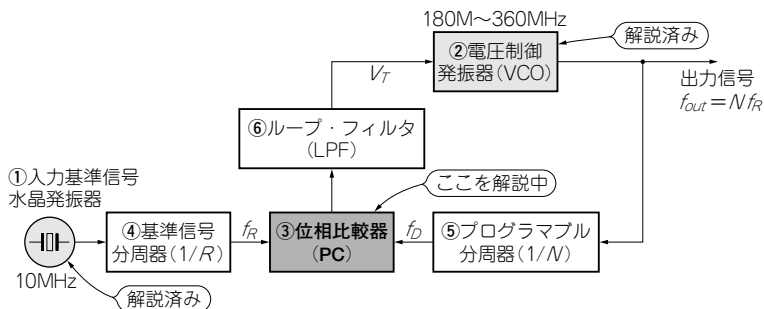


図12-1 PLL周波数シンセサイザの基本構成
前回に引き続き位相比較器について解説していく

Keywords

位相周波数比較器, フリップフロップ, NAND, J-Kフリップフロップ, Dフリップフロップ, 74AC74, 74AC00, OP27, OP07

への入力信号が遅れている場合の動作波形を示します。

IN_Aの立ち下がりでOUT_Uは“H”となります。

次にIN_Bの立ち下がりでOUT_Dは“H”となり、その時点でNAND出力が“L”になります。このNANDの“L”出力でフリップフロップがクリアされ、二つの出力はどちらも“L”になります。OUT_Dが“H”になるのは一瞬だけです。

入力信号の位相差に応じたパルス幅 t_p の“H”出力がOUT_Uから出力されます。

このOUT_Uの出力をフィルタで平均化すると、**図12-3(b)**に示すように、入力位相差に応じた直流電圧がU出力に得られます。

一瞬のパルス出力しか得られないOUT_D出力を平均化しても、電圧はほとんどゼロのままです。

▶位相が進んでいるときの動作

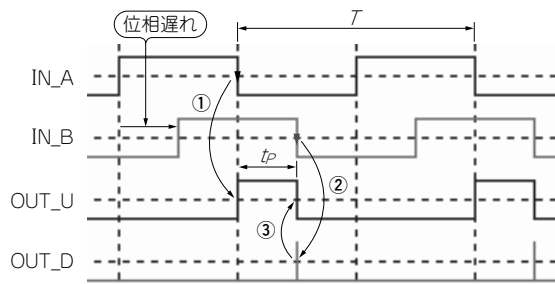
図12-4に、IN_Aへの入力信号に対してIN_Bへの入力信号が進んでいる場合の動作を示します。

位相が遅れているときと同様に、入力位相差に応じた電圧が得られます。ただし、パルスが出るのはOUT_UではなくOUT_Dなので、出力電圧が得られるのはD出力になります。

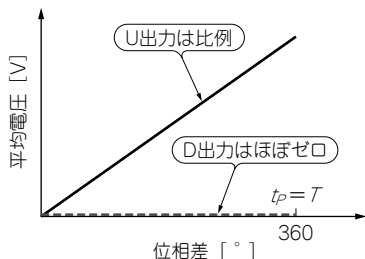
● 周波数に差がある信号を加えてみると…

次に、IN_AとIN_Bに周波数差のある信号を加えた場合の動作を考えます。

▶周波数が高い場合の動作

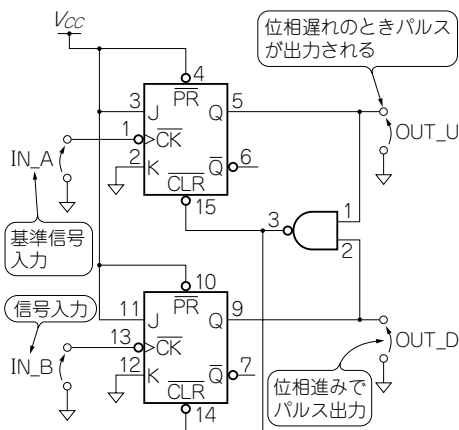


(a) 入出力波形



(b) (a)のように動作するとU出力の平均電圧が位相差に比例する
図12-3 入力信号に位相差があるときの位相周波数比較器の動作①

IN_Bの信号がIN_Aの信号より位相が遅れているときはOUT_Uの平均電圧が位相差に比例する



注▶ 立ち上がりエッジで動くフリップフロップを使用

図12-2 位相と周波数の両方を比較できる回路の例
クリア端子(CLR)付きフリップフロップが使われている

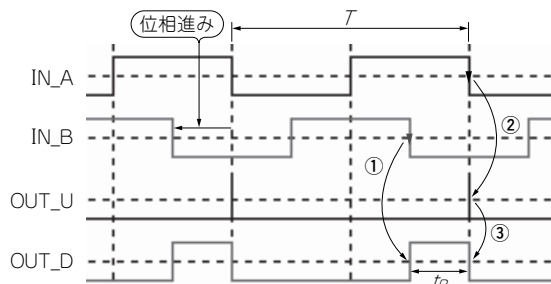
IN_Bの周波数 f_B がIN_Aの周波数 f_A より高くなると(この例では4倍)、位相周波数比較器の動作波形は**図12-5(a)**に示す波形になります。

この出力をフィルタで平均化すると、**図12-5(b)**に示すように、D出力には $f_B - f_A$ の周波数差に応じた電圧が得られることになります。

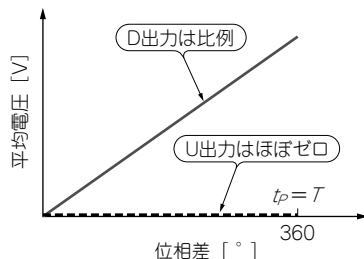
つまり、**図12-2**の回路は、周波数比較器としても動作することが理解できます。

▶周波数が低い場合の動作

逆に $f_A > f_B$ の場合を、**図12-6**に示します。今度



(a) 入出力波形



(b) (a)のように動作するとD出力の平均電圧が位相差に比例する
図12-4 入力信号に位相差があるときの位相周波数比較器の動作②

IN_Bの信号がIN_Aの信号より位相が進んでいるときOUT_Dの平均電圧が位相差に比例する