



## 第1章 スイッチの状態を読み取って LEDを点灯させてみよう!

### 試しながら学ぶ 汎用I/Oポートのしくみ

島田 義人  
Yoshihito Shimada

I/Oポート(Input/Output port；入出力ポート)は、マイコンの手足ともいうべきものです。実際のワンチップ・マイコンのI/Oポートは、一つのポートがいろいろな用途に使えるように複合化されており、それらの機能をうまく使いこなすためには、I/Oポートの構造とその動作をよく理解することが重要です。

ここでは手始めに、押しボタン・スイッチによってLEDをON/OFFするプログラムを制作し、実際に動作させてみることにします。なお、HEW4などの開発環境はすでにインストールしてあることを前提に解

説を始めます。

#### プログラマブル入出力ポートの概要

##### ● 入出力ポートの構成

本誌2005年4月号の付録マイコン基板(MB-R8CQ)の**プログラマブル入出力ポート**(以下、**I/Oポート**と称す)の概要を表1に示します。R8C/Tinyには20ピンの外部端子がありますが、そのうちI/Oポートは、ポートP1\_0～P1\_7(8本)、P3\_3～P3\_5(3本)、P3\_7、

表1 プログラマブル入出力ポート(I/Oポート)の概要

ポート名	I/O形式	出力形式	入出力設定	内部プルアップ抵抗	駆動能力選択
P1_0～P1_3	入出力	CMOS 3ステート	1ビット単位で設定	4ビット単位で設定	1ビット単位で設定
P1_4～P1_7				なし	
P3_3, P4_5					
P3_4, P3_5, P3_7					
P4_6, P4_7	入力	出力機能なし	なし	なし	なし

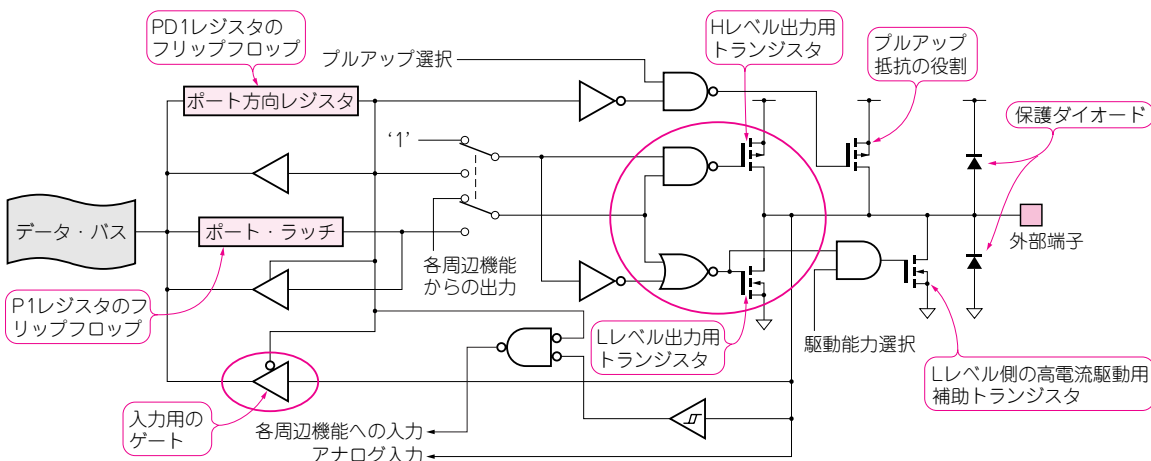


図1 (1) ポートP1\_0の内部回路の構成

#### Keywords

I/Oポート、ポート方向レジスタ、ポートPiレジスタ、プルアップ制御レジスタ、ポートP1駆動能力制御レジスタ、SFR定義ファイル、Cウォッチ・ウィンドウ、MB-R8CQ、R8C/Tiny

P4\_5の13本あります。ポート番号が飛んでいるのは、上位デバイスのサブセットとなっているためです。

ポートP4\_6とP4\_7はメイン・クロック発振回路を使用しない場合は、**入力専用ポート**として使用することもできますが、MB-R8CQのP4\_6とP4\_7にはすでに20 MHzの発振子が接続されており、XIN、XOUT端子(メイン・クロック発振用端子)として占有されています。

### ● I/Oポートの回路構成

I/Oポートの1ピン当たりの内部回路構成は、代表的なポートP1\_0を例にすると、**図1**のようになっています。ポートの入出力選択は、**ポート方向レジスタ**で設定されます。出力のときには、Hレベル出力用と

Lレベル出力用の2個のトランジスタが“H”と“L”の出力制御をしています。入力の際には、これらの両トランジスタはOFF状態となり、入力用のゲート経路でデータが入力されます。

また、ポートP1\_0にはプルアップ抵抗や、**Lレベル側の高電流駆動用トランジスタ**を内蔵しており、**プルアップ制御レジスタ**や、**ポートP1駆動能力制御レジスタ**により制御されます。

### I/Oポートを制御する主要なレジスタ

I/Oポートの制御に関する主要なレジスタには次の四つのレジスタがあります。

ビット	7	6	5	4	3	2	1	0
レジスタ名(アドレス) :	PD1 (0x00E3番地)							
ビット名	PD1_7	PD1_6	PD1_5	PD1_4	PD1_3	PD1_2	PD1_1	PD1_0
レジスタ名(アドレス) :	PD3 (0x00E7番地)							
ビット名	PD3_7	—	PD3_5	PD3_4	PD3_3	—	—	—
レジスタ名(アドレス) :	PD4 (0x00EA番地)							
ビット名	—	—	PD4_5	—	—	—	—	—
リセット後の値	0	0	0	0	0	0	0	0
R/Wの種類別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

ポートP <sub>i</sub> 方向ビット	
0	入力モード(入力ポートとして機能)
1	出力モード(出力ポートとして機能)

図2 ポート方向レジスタのビット構成

表2 R8C/Tinyの各端子に割り付けられている機能一覧

ピン番号	専用端子	入出力ポート	周辺機能の入出力端子				
			割り込み	タイマ	シリアル・インターフェース	チップ・セレクト付きクロック同期型シリアルI/O	A-Dコンバータ
1		P3_5		CMP1_2		SSCK	
2		P3_7		CNTR0	DEBUG - TxD	SSO	
3	RESET						
4	XOUT	P4_7					
5	V <sub>SS</sub> /AV <sub>SS</sub>						
6	XIN	P4_6					
7	V <sub>CC</sub>						
8	MODE						
9		P4_5	INT0		DEBUG - RxD		
10		P1_7	INT10	CNTR00			
11		P1_6			CLK0		
12		P1_5	INT11	CNTR01	RxD0		
13		P1_4			TxD0		
14		P1_3	KI3	TZOUT			AN11
15		P1_2	KI2	CMP0_2			AN10
16	AV <sub>CC</sub> /V <sub>REF</sub>						
17		P1_1	KI1	CMP0_1			AN9
18		P1_0	KI0	CMP0_0			AN8
19		P3_3	INT3	TCIN/CMP1_0		SSI	
20		P3_4		CMP1_1		SCS	