

連載

PSoCマイコンで行こう!

〈最終回〉

PSoCで広がるアナログ回路の世界

アナログPSoCブロックの理解を深めよう!

桑野 雅彦
Masahiko Kuwano



前回(連載第5回, 2004年8月号)は, スイッチト・キャパシタのしくみとPSoCにおける動作概要を解説しました。

今回は, アナログPSoCブロックの内部をより詳しく解説し, ゲイン $\times 0.5$ 倍のアンプの設計と製作方法を紹介します。

アナログPSoCブロックの内部動作

● 3種類の回路ブロックが準備されている

前回解説したスイッチト・キャパシタの動作をもとに, アナログPSoCブロックの内部を見てみます。

アナログPSoCブロックは, 以下の三つに分類されます。

ACB(Analog Continuous Block Type B)

ASC(Analog Switched Capacitor Type C)

ASD(Analog Switched Capacitor Type D)

ASCとASDは, スイッチト・キャパシタで構成されていますが, ACBはスイッチト・キャパシタ構成

ではなく, OPアンプとマルチプレクサ, および抵抗で構成されています。

ACBはASC, ASDのように凝ったことはできないので, もっぱら増幅やバッファ用に利用されますが, スイッチング回路などを含まないため周波数特性が良いのが特徴です。外部にコンデンサと抵抗を付けて通常のOPアンプのように使われることもあります。

● ASCとASD

ASCとASDの構造は第2回(2004年5月号)に示しました。これは, Cypress MicroSystems社の公開ドキュメントCY8C27443.pdfのFigure. 22-1, およびFigure. 22-2に相当します。参考として, ASCの構造を図6-1に示します。

▶ ブロック図と接続の設定

各スイッチの横にある“ $\phi 1 * \text{AutoZero}$ ”や“ $\phi 1$ ”などは, そのスイッチがONになる条件を示しています。 $\phi 1$, $\phi 2$ は前回説明したフェーズで, FSW0やBSW, AutoZero, AnalogBusなどはレジスタの設定

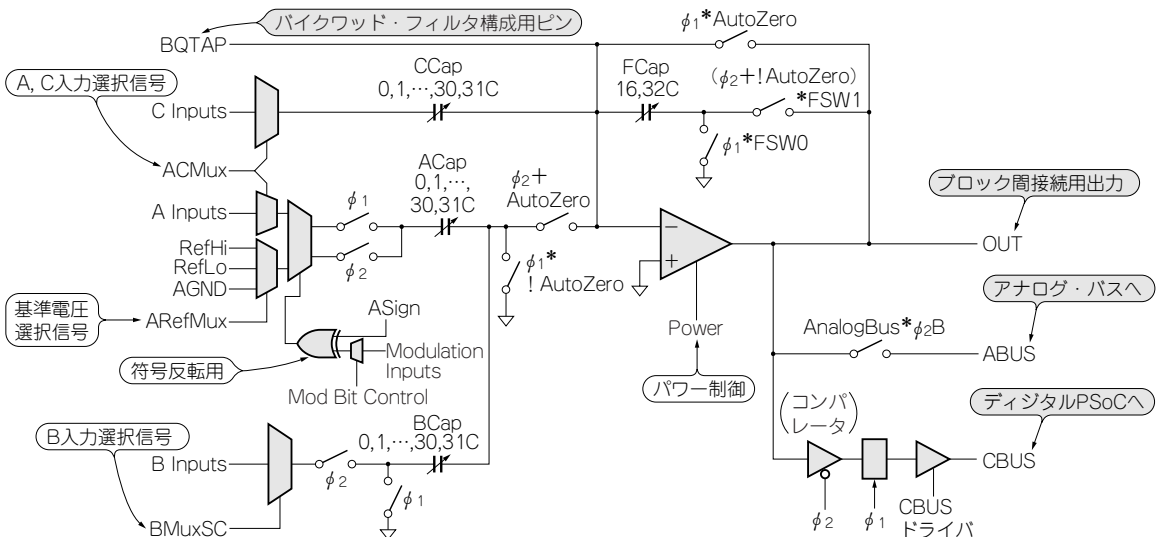


図6-1 (1) ASCの構造. 第2回(2004年5月号)の図2-4と同じ

ビットの値を示しており，“+”は論理和，“*”は論理積，“!”は否定を意味します。

例えば，“($\phi 2 + ! \text{AutoZero}$) * FSW1”は、レジスタのFSW1ビットの設定が‘1’であるとき、 $\phi 2$ (transfer フェーズ)あるいはレジスタのAutoZeroビットが‘0’のときにONになるという意味です。

つまり、 $\phi 2$ のときだけこのスイッチをONにしたならば、AutoZero, FSW1をとともに‘1’に設定することになります。CBUS(comparator bus)は前回のA-Dコンバータに登場したデジタル・バッファ出力です。

▶外部クロックの1/4で動作

アナログPSoCブロックで使われるクロックは、モジュール外部から与えられるクロックを1/4にして利用しています。 $\phi 1 \rightarrow$ (両方OFF) $\rightarrow \phi 2 \rightarrow$ (両方OFF) $\rightarrow \phi 1 \dots$ というぐあいには、 $\phi 1$ と $\phi 2$ のいずれかがONになる期間と両方がOFFの期間が交互になっていくためでしょう。

▶バイクワッド・フィルタ構成用の信号“BQTAP”

BQTAPと書かれた信号は同一グループ(後述)のASC, ASD間で接続されているもので、図6-2に示すようなバイクワッド・フィルタを簡単に構成できるようにするためのものです。

▶ASDにはC入力がない

ASCとASDのもっとも大きな違いは、A入力とB入力の接続点が違うこととASDにはC入力がないことです。C入力は $\phi 1$, $\phi 2$ に関係なくつねに接続されている入力です。常時接続なので微分入力として働きますが、これがA入力の設定と連動しており、A入力とC入力と同じアナログPSoCモジュールの出力と結線されるような使い方もできます。これは、フィルタを構成するときなどに利用しやすい機能です。

▶ASCのC入力の容量設定

コンデンサの横にある“0…31C”は、コンデンサの容量が0から31ユニットまで変えられるということを示しています。“16.32C”は16ユニットと32ユ

ニットを選択可能という意味です。なお、1ユニットは約50 fF (0.05 pF)が公称値となっています。

容量設定値がゼロというのは、その部分が切れているのと同じこととなります。コンデンサ部分を切り離したままにしておきたい場合には、その部分のコンデンサの容量設定を0にします。

● ACB

ACBの構造も連載第2回に示しました。Cypress MicroSystems社の公開ドキュメントCY8C27443.pdfのFigure 23-1に相当します。ACBはOPアンプの入出力にセレクトが接続されている構成です。入出力間に抵抗マトリックスがありますが、これはボリュームのようなものと考えればわかりやすいでしょう。

また、ロー・パワー・コンパレータ(Low Power Comparator)という電圧比較専用で設けられたOPアンプが内蔵されています。アナログ入力信号を基準電圧と比較して2値化し、それをデジタルPSoCブロックで利用する場合、メインのOPアンプはOFFにしてロー・パワー・コンパレータを使うことにより消費電力を下げることができます。

アナログPSoCブロックの構成

● アナログPSoCはACB+ASC+ASDを組みあわせた回路ブロック4個で構成される

アナログPSoCブロックは、図6-3のようにACB, ASC, ASDの三つを1組として4組が配置されています。ASCとASDの位置関係が隣り合ったブロックの間で逆になっていることに気を付けてください。アナログ信号は基本的に図の上のほうから入って下に抜けていくというスタイルをとります。

もちろん、ブロック間で横につながったり、フィードバックなどをかけることがあることから、逆向きの接続関係もあります。しかし、基本は上から下で、処理された信号がデジタルPSoCブロックやCPUに

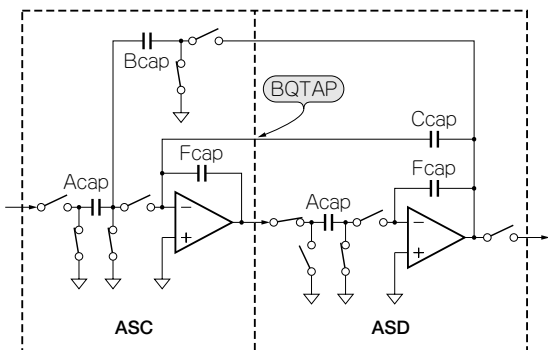


図6-2 PSoCによるバイクワッド・フィルタ

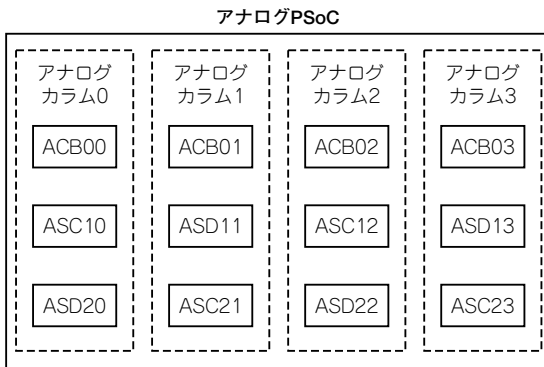


図6-3 アナログPSoCブロックのグルーピング